

# Bölüm 11 Temel İşlemsel Yükselteç Devreleri

## DENEY 11-1 Eviren Yükselteç

### DENEYİN AMACI

1. Eviren yükseltecin çalışma prensibini anlamak.
2. Eviren yükseltecin giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

### GENEL BİLGİLER

#### Önemli İşlemsel Yükselteç Kavramları

1. Görünürde toprak (görünürde kısa devre)

Normal kısa devre, iki uçtaki gerilimin eşit ve bu iki uç arasındaki akımın maksimum olması anlamına gelmektedir. Ancak, OPA'nın "+" ve "-" giriş uçlarındaki  $V(-)$  ve  $V(+)$  gerilimleri eşit olmasına rağmen "+" ve "-" uçlardan akım akmamaktadır. Bu olay, görünürde kısa devre ve aynı zamanda, eviren yükselteçte "+" uç genelde toprağa bağlandığı için, görünürde toprak olarak adlandırılır. Bu durum OPA'da  $Z_i = \infty$  ve  $A_v = \infty$  olmasından kaynaklanır.  $Z_i = \infty$  olduğu için, giriş ucuna doğru akım akmayacaktır.  $A_v = \infty$  olduğu için de, önemsiz büyüklükte bir  $V_i$  gerilimi uygulandığında, önemli ölçüde bir çıkış gerilimi elde edilecektir.  $V_i$  ihmal edilebilecek kadar küçük olduğu için,  $V(-)$  ve  $V(+)$  yaklaşık olarak eşit olur.

2. Açık-çevrim kazancı

Açık-çevrim kazancı çok büyük olup ideal durumda  $\infty$ 'dur.

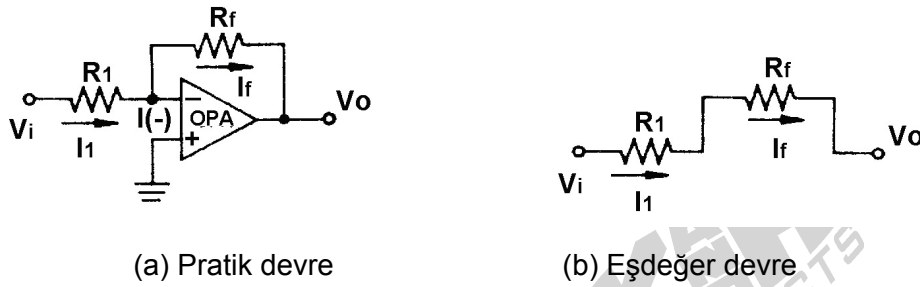
3. Kapalı-çevrim kazancı

Açık çevrim kazancı çok büyük olduğu için, açık çevrim düzenlemeli OPA, yükselteç olarak uygun değildir. Çünkü aşırı büyük kazanç, yükselteç çıkışının kolaylıkla doyuma gitmesine neden olur. OPA yükselteç olarak kullanılacaksa, kazancı kontrol edebilmek için devreye negatif geri besleme eklenmelidir.

İşlemsel yükselteçler kullanılarak birçok karmaşık devre oluşturulabilir. Bu devreler, ne kadar karmaşık olursa olsun, esasında temel devrelerden oluşur. Burada yükselteç olarak kullanılan iki temel işlemsel yükselteç devresi tanıtılacaktır: eviren yükselteç devresi ve evirmeyen yükselteç devresi.

### Eviren Yükselteç

Eviren yükselteç devresi Şekil 11-1-1(a)'da ve eşdeğer devresi de Şekil 11-1-1(b)'de gösterilmiştir.



Şekil 11-1-1 Eviren yükselteç

Görünürde toprak kavramına bağlı olarak, OPA'nın evirici giriş ucuna doğru akım akmayacaktır. Bununla birlikte  $V(-)=V(+)=0V$  olduğu için,  $V_o = -I_f R_f$ ,  $V_i = I_1 R_1$  ve  $I_1 = I_f$  olur.

$$A_v = \frac{V_o}{V_i} = \frac{-I_f R_f}{I_1 R_1} = -\frac{R_f}{R_1}$$

$V_o$  ile  $V_i$  arasında  $180^\circ$  faz farkı vardır.

Bu devre, kazancı tamamen geri besleme devresi tarafından belirlendiği ve OPA karakteristiklerinden bağımsız olduğu için, oldukça kararlıdır.

Örnek : Şekil 11-1-1'de gösterildiği gibi,  $R_1=10K\Omega$ ,  $R_f=100K\Omega$ ,  $V_i=0.5V$ ,  $V_o=?$

Çözüm :

$$A_v = -R_f / R_1 = -100K / 10K = -10, V_o = V_i \times A_v = 0.5V \times (-10) = -5V$$

## KULLANILACAK ELEMANLAR

1. KL-22001 Temel Elektrik Devreleri Deneý Düzeneyi
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

## DENEYİN YAPILIŞI

1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deneý Düzeneyinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-1-2(a)'daki devre ve Şekil 11-1-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneyindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzeneyinin üzerindeki Fonksiyon Üreticini kullanarak, IN1 (TP3) ucuna 1KHz'lik bir sinüzoidal işaret uygulayın. OUT (TP7) çıkış ucuna osiloskop bağlayın.
3. Osiloskop ekranında maksimum, bozulmasız çıkış dalga şekli elde edilecek şekilde, sinüzoidal sinyalin genliğini yavaşça artırın. IN1 ucundaki  $V_{IN1}$  giriş gerilimini ve OUT ucundaki  $V_{OUT}$  çıkış gerilimini ölçün ve Tablo 11-1-1'e kaydedin. Giriş ve çıkış dalga şekilleri arasındaki faz ilişkisini belirleyin ve gerilim kazancını hesaplayın.





$$A_v = -\frac{V_{OUT}}{V_{IN1}} = \underline{\hspace{10em}}$$

4. Giriş sinyal bağlantılarını çıkartın ve IN1 giriş ucunu toprağa bağlayın. Osiloskop kullanarak (DC bağlantıda), OUT çıkış ucundaki DC seviyeyi (çıkış offset gerilimi) ölçün ve kaydedin.  $V_{dc} = \underline{\hspace{10em}}$ .
5. Şekil 11-1-2(b)'deki devre ve Şekil 11-1-4'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR3'ü devreye bağlayın.

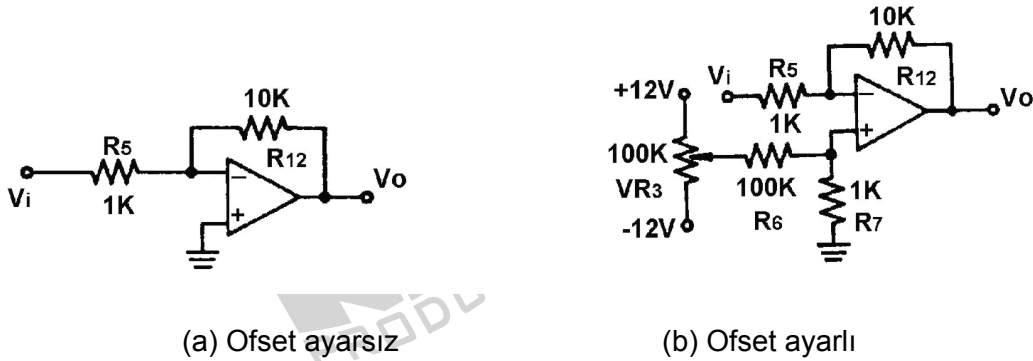
6. 4. adımı tekrarlayın. Ölçülen DC seviye 0V değilse, VR3(100K)'ü ayarlayarak bu seviyeyi 0V yapın.

7. 2. ve 3. adımları tekrarlayın.

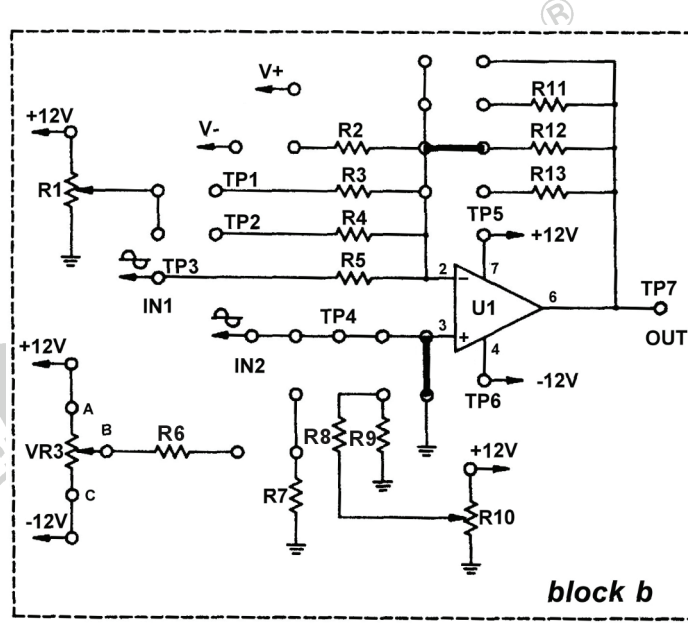
8. VR3(100K)'ü rastgele ayarlayarak çıkış dalga şeklinin değişip değişmediğini gözleyin.

		Dalga Şekli	V <sub>P-P</sub>
Ofset Ayarsız	V <sub>IN1</sub>		
	V <sub>OUT</sub>		
Ofset Ayarlı	V <sub>IN1</sub>		
	V <sub>OUT</sub>		

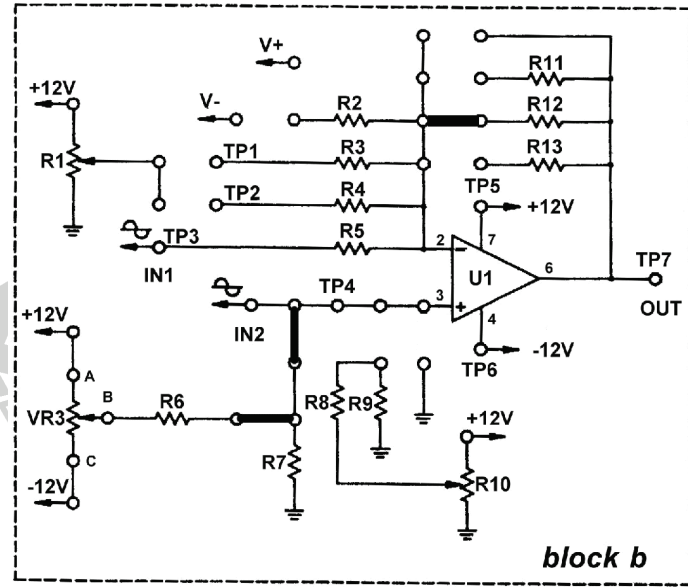
Tablo 11-1-1



Şekil 11-1-2 Eviren yükselteç devreleri



Şekil 11-1-3 Bağlantı diyagramı (KL-25007 blok b)



Şekil 11-1-4 Bağlantı diyagramı (KL-25007 blok b)

## SONUÇLAR

Eviren bir yükselteçte, giriş ve çıkış gerilimleri arasındaki faz farkı  $180^\circ$  dir ve gerilim kazancı, giriş direnci ve geri besleme direnci tarafından belirlenir.

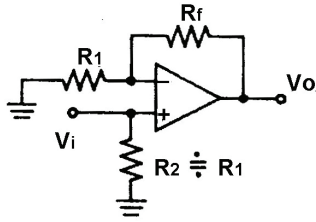
## DENEY 11-2 Evirmeyen Yükselteç

### DENEYİN AMACI

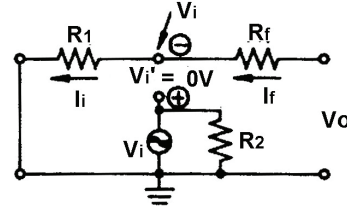
1. Evirmeyen yükseltecin çalışma prensibini anlamak.
2. Evirmeyen yükseltecin giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

### GENEL BİLGİLER

Eviren yükselteç devresi Şekil 11-2-1(a)'da ve eşdeğer devresi de Şekil 11-2-1(b)'de gösterilmiştir.



(a) Devre



(b) Eşdeğer devre

Şekil 11-2-1 Evirmeyen yükselteç

Eşdeğer devreden, aşağıdaki denklemler elde edilir:

$$I_f = I_1$$

$$V_i = V_o \times \frac{R_1}{R_1 + R_f}, \quad \frac{V_i}{V_o} = \frac{R_1}{R_1 + R_f}$$

Böylece

$$A_v = \frac{V_o}{V_i} = \frac{R_1 + R_f}{R_1} = 1 + \frac{R_f}{R_1}$$

$V_o$ ,  $V_i$  ile aynı fazdadır.

Örnek : Şekil 11-2-1(a)'da gösterildiği gibi,  $R_1=1K\Omega$ ,  $R_f=10K\Omega$ ,  $V_i=1V$ ,  $V_o=?$

Çözüm :

$$V_o = V_i \left(1 + \frac{R_f}{R_1}\right) = 1V \left(1 + \frac{10K}{1K}\right) = 11V$$

Bu devrede kullanılan besleme gerilimi değeri, 11V'tan büyük olmalıdır. Aksi takdirde maksimum çıkış, besleme gerilimine eşit olur.

## **KULLANILACAK ELEMANLAR**


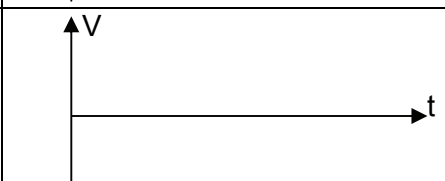
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

## **DENEYİN YAPILIŞI**

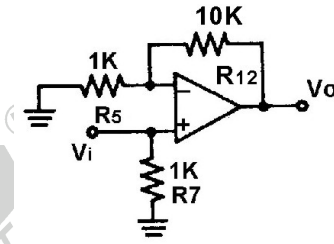
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-2-2'deki devre ve Şekil 11-2-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın.
2. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
3. KL-22001 Düzeneğinin üzerindeki Fonksiyon Üreticini kullanarak, IN2 (TP4) ucuna 1KHz'lik bir sinüzoidal işaret uygulayın. OUT (TP7) çıkış ucuna osiloskop bağlayın.
4. Osiloskop ekranında maksimum, bozulmasız çıkış dalga şekli elde edilecek şekilde, sinüzoidal sinyalin genliğini yavaşça artırın. IN2 ucundaki  $V_{IN2}$  giriş gerilimini ve OUT ucundaki  $V_{OUT}$  çıkış gerilimini ölçün ve Tablo 11-2-1'e kaydedin.

5. Giriş ve çıkış dalga şekilleri arasındaki faz ilişkisini belirleyin ve gerilim kazancını hesaplayın.

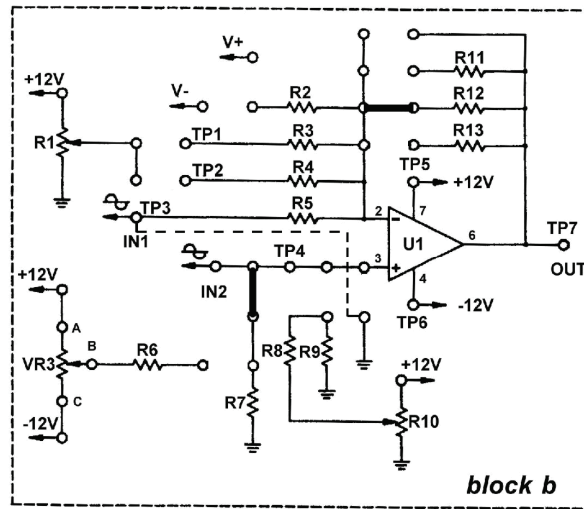
$$A_v = \frac{V_{OUT}}{V_{IN2}} = \underline{\hspace{2cm}}$$

®	Dalga Şekli	V <sub>P-P</sub>
V <sub>IN2</sub>		
V <sub>OUT</sub>		

Tablo 11-2-1



Şekil 11-2-2 Evirmeyen yükselteç



Şekil 11-2-3 Bağlantı diyagramı (KL-25007 blok b)



## SONUÇLAR

Evirmeyen bir yükselteçte, giriş ve çıkış gerilimleri arasındaki faz farkı  $0^\circ$  dir ve gerilim kazancı, giriş ve geri besleme dirençleri tarafından belirlenir.



## DENEY 11-3 Gerilim İzleyici

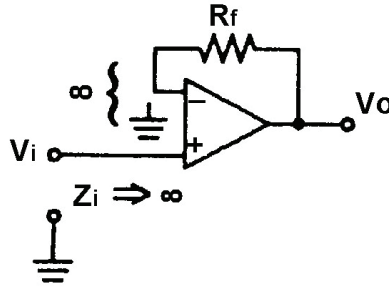
### DENEYİN AMACI

1. Gerilim izleyicinin çalışma prensibini anlamak.
2. Gerilim izleyicinin giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

### GENEL BİLGİLER

Şekil 11-3-1'de gösterilen gerilim izleyici, bir evirmeyen yükselteç uygulamasıdır.

$$R_1 = \infty \text{ olduğu için } A_v = 1 + \frac{R_f}{R_1} = 1$$



Şekil 11-3-1 Gerilim izleyici

Bu nedenle bu devre yükselteç olarak çalışmaktadır. Bununla birlikte,  $Z_i = \infty$  ve  $Z_o$  çok küçük olduğu için, gerilim izleyici yaygın olarak empedans uydurmada kullanılır.

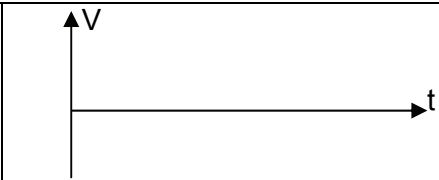
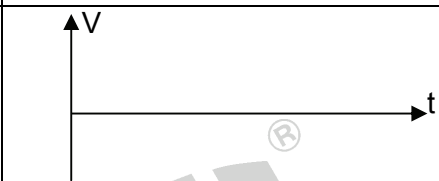
### KULLANILACAK ELEMANLAR

1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

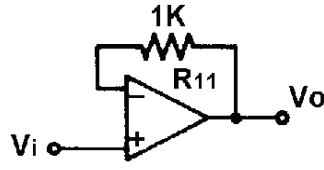
## DENEYİN YAPILIŞI

1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Denei Düzeneyinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-3-2'deki devre ve Şekil 11-3-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneyindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzeneyinin üzerindeki Fonksiyon Üretcini kullanarak, IN2 (TP4) ucuna 1KHz'lik bir sinüzoidal işaret uygulayın.
3. Osiloskobun girişini OUT (TP7) çıkış ucuna bağlayın. Osiloskop ekranında maksimum, bozulmasız çıkış dalga şekli elde edilecek şekilde, Fonksiyon Üretcinin çıkış genliğini yavaşça artırın.  $V_{IN2}$  ve  $V_{OUT}$  dalga şekillerini ve tepeden-tepeye değerlerini ölçüp Tablo 11-3-1'e kaydedin.
4. Fonksiyon Üretcinin çıkış genliğini rastgele değiştirerek,  $V_{OUT}$ 'un daima  $V_{IN2}$ 'ye benzer olup olmadığını gözleyin. \_\_\_\_\_
5.  $A_v$  gerilim kazancını hesaplayın.

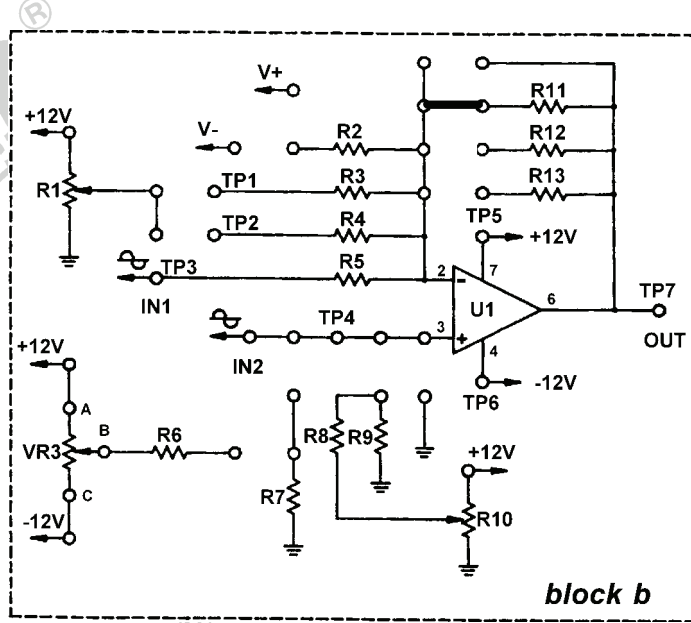
$$A_v = \frac{V_{OUT}}{V_{IN2}} = \underline{\hspace{2cm}}$$

Dalga Şekli		$V_{P-P}$
$V_{IN2}$		
$V_{OUT}$		

Tablo 11-3-1



Şekil 11-3-2 Gerilim izleyici devresi



Şekil 11-3-3 Bağlantı diyagramı (KL-25007 blok b)

## SONUÇLAR

Gerilim izleyici, gerilim kazancı 1 olan evirmeyen bir yükselteç olarak düşünülebilir. Bu devrenin giriş empedansı, evirmeyen yükselteçlerde olduğu gibi, çok yüksektir. Gerilim izleyici devresi gerçekleştirmek için  $\mu A741$  kullanılması durumunda,  $Z_i$ ,  $200M\Omega$  kadar yüksek olabilir ve giriş kapasitansı yaklaşık olarak  $1pF$ 'dir. Çıkış empedansı  $1\Omega$ 'dan çok daha küçük ve bant genişliği yaklaşık  $1MHz$  olur. Çıkış empedansı  $1\Omega$ 'dan çok daha küçük olduğu için, bu devrenin karakteristikleri, çok küçük bir yük direnci bağlanması durumunda kötüleşecektir. Özellikle büyük giriş sinyali uygulanması durumunda, işlemsel yükselteç çıkışı kolaylıkla doyuma gideceği için, yükselme hızının etkisi çok önemli olacaktır.

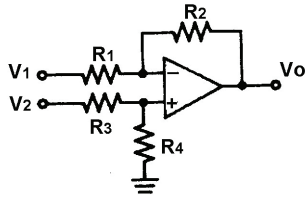
## DENEY 11-4 Fark Yükseltici

### DENEYİN AMACI

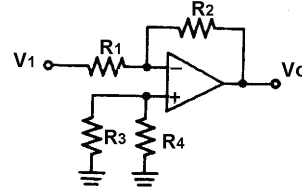
1. Fark yükseltcinin çalışma prensibini anlamak.
2. Fark yükseltcinin çıkış gerilimini ölçmek.

### GENEL BİLGİLER

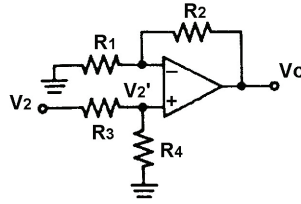
Şekil 11-4-1(a)'da gösterildiği gibi, fark yükseltci yada çıkarma devresi, sırasıyla biri eviren diğeri evirmeyen iki giriş ucu içermektedir.



(a) Devre



(b) Sadece  $V_1$  ele alınırsa



(c) Sadece  $V_2$  ele alınırsa

Şekil 11-4-1 Fark yükseltci

Süperpozisyon teoremine göre devre aşağıdaki gibi analiz edilebilir:

1. Şekil 11-4-1(b)'de gösterildiği gibi,  $V_1$ 'in giriş ucuna uygulanıp  $V_2$ 'nin toprağa bağlanması durumunda, eviren yükseltce benzer şekilde

$$V_{o1} = V_1 (-R_2/R_1)$$

2. Şekil 11-4-1(c)'de gösterildiği gibi,  $V_2$ 'nin giriş ucuna uygulanıp  $V_1$ 'in toprağa bağlanması durumunda

$$V_{o2} = V_2(R_4/(R_3+R_4))(1+R_2/R_1)$$

3.  $V_o = V_{o1} + V_{o2} = V_1(-R_2/R_1) + V_2(R_4/(R_3+R_4))((R_1+R_2)/R_1)$

$R_1=R_3$  ve  $R_2=R_4$  olursa;

$$V_o = V_1(-R_2/R_1) + V_2(R_2/(R_1+R_2))((R_1+R_2)/R_1)$$

$$= V_1(-R_2/R_1) + V_2(R_2/R_1) = (V_2-V_1)R_2/R_1$$

## **KULLANILACAK ELEMANLAR**

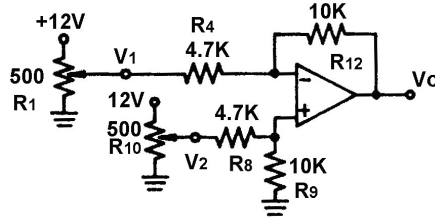
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Multimetre

## **DENEYİN YAPILIŞI**

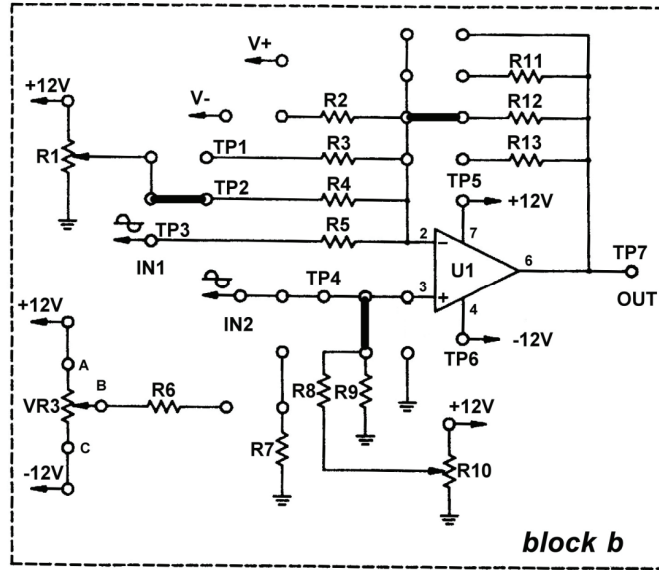
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-4-2'deki devre ve Şekil 11-4-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2.  $V_1$  ve  $V_2$  gerilimleri Tablo 11-4-1'de belirtilen değerlere eşit olacak şekilde, sırasıyla  $R_1(500\Omega)$  ve  $R_{10}(500\Omega)$  dirençlerini ayarlayın.
3. Multimetre (DCV kademesinde) kullanılarak, OUT çıkış ucundaki gerilimi ölçün ve Tablo 11-4-1'e kaydedin.  
Hesaplanan  $V_{OUT} = (V_2-V_1)R_{12}/R_4$ ,  $R_4=4.7K\Omega$  ve  $R_{12}=10K\Omega$ .
4. Tablo 11-4-1'i tamamlayın.

V1	V2	Ölçülen $V_{OUT}$	Hesaplanan $V_{OUT}$
1V	2V		
2V	2V		
3V	1V		
4V	1V		

Tablo 11-4-1



Şekil 11-4-2 Fark yükseltici



Şekil 11-4-3 Bağlantı diyagramı (KL-25007 blok b)

## SONUÇLAR

Fark yükseltici, aynı anda hem eviren hem de evirmeyen yükselteç karakteristiklerine sahiptir. Fark sinyal girişli konfigürasyon, CMRR değerlerinin yükselmesine sebep olur. Bundan dolayı fark devresi, sensör sinyallerini (zayıf sinyal) algılama ve yükseltmede sıklıkla kullanılır.

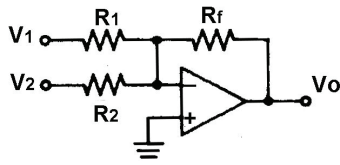
## DENEY 11-5 Toplayıcı

### DENEYİN AMACI

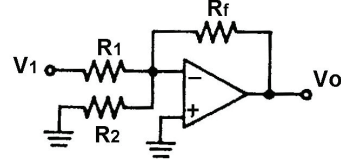
1. Toplayıcı devrenin çalışma prensibini anlamak.
2. Çıkış gerilimi ve iki giriş gerilimi arasındaki ilişkiyi anlamak.

### GENEL BİLGİLER

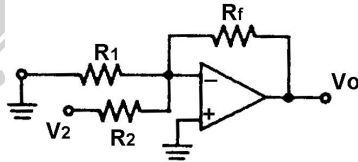
Şekil 11-5-1(a)'da gösterilen toplayıcı devre, farklı sayıda giriş ucu içerebilir.



(a) Devre



(b) Sadece V<sub>1</sub> ele alınır



(c) Sadece V<sub>2</sub> ele alınır

Şekil 11-5-1 Toplayıcı devre

Süperpozisyon teoremine göre devre aşağıdaki gibi analiz edilebilir:

1. V<sub>1</sub> giriş ucuna uygulanmış ve V<sub>2</sub> toprağa bağlanmıştır. V(-), V(+) ile aynı potansiyelde olduğu için R<sub>2</sub> üzerinden akım akmaz ve devre, Şekil 11-5-1(b)'de gösterildiği gibi, eviren yükselteç olarak çalışır.

$$V_{o1} = V_1 (-R_f/R_1)$$



2.  $V_2$  giriş ucuna uygulanmış ve  $V_1$  toprağa bağlanmıştır. Şekil 11-5-1(c)'de gösterildiği gibi, prensip 1'deki ile aynıdır.

$$V_{o2} = V_2 (-R_f/R_2)$$

3.  $V_o = V_{o1} + V_{o2} = V_1 (-R_f/R_1) + V_2 (-R_f/R_2)$

$$R_1=R_2 \text{ olursa, } V_o = -R_f/R_1 (V_1+V_2).$$

$$R_f=R_1 \text{ olursa, } V_o = - (V_1 + V_2).$$

## **KULLANILACAK ELEMANLAR**

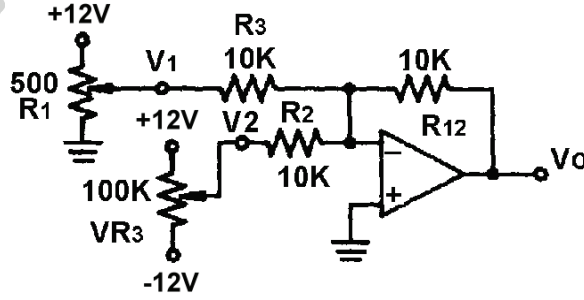
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Multimetre

## **DENEYİN YAPILIŞI**

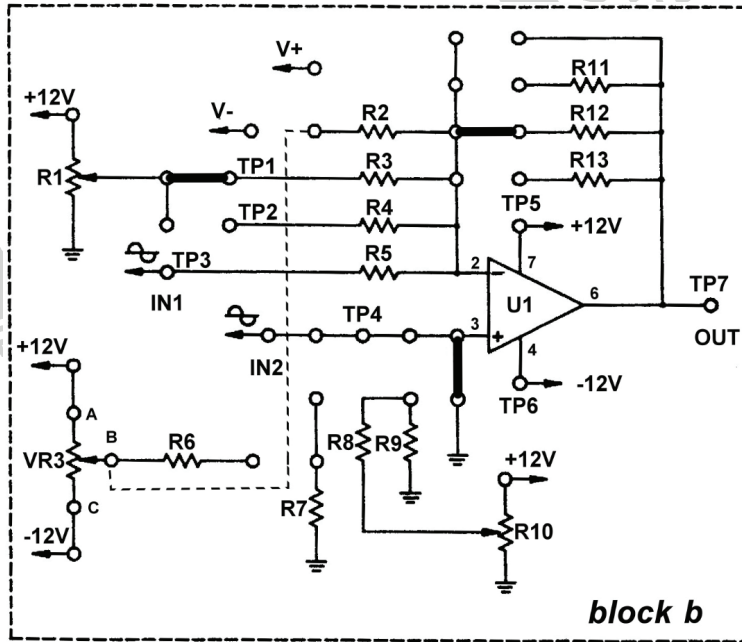
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-5-2'deki devre ve Şekil 11-5-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR3'ü devreye bağlayın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2.  $V_1$  ve  $V_2$  gerilimleri Tablo 11-5-1'de belirtilen değerlere eşit olacak şekilde, sırasıyla R1(500Ω) ve VR3(100K) dirençlerini ayarlayın.
3. Multimetre (DCV kademesinde) kullanarak, OUT çıkış ucundaki gerilimi ölçün ve Tablo 11-5-1'e kaydedin.
4.  $V_o = -(R_{12}/R_3)(V_1+V_2)$  değerini hesaplayın ve kaydedin.  $R_3=10K$  ve  $R_{12}=10K\Omega$ .
5. Tablo 11-5-1'i tamamlayın.

V1	+3V	+3V	+3V
V2	+3V	+2V	-3V
Ölçülen $V_o$			
Hesaplanan $V_o$			

Tablo 11-5-1



Şekil 11-5-2 Toplayıcı yükselteç



Şekil 11-5-3 Bağlantı diyagramı (KL-25007 blok b)

## SONUÇLAR

Toplayıcı aslında, eviren yükseltecin farklı bir çeşididir. Eğer giriş uçlarına DC sinyaller uygulanırsa, çıkış ucunda ortaya çıkan değer teorik değere yakın olur. Giriş uçlarına AC sinyaller (özellikle kare dalga) uygulanması durumunda, yükselme hızı sınırlamasından dolayı, toplama noktasında genellikle tepe üretilecek ve bu da toplam değer doğruluğunu etkileyecektir.

Toplayıcı, yüksek-hızlı analog toplayıcılarda yada darbe karıştırıcılarda yaygın olarak kullanılır.

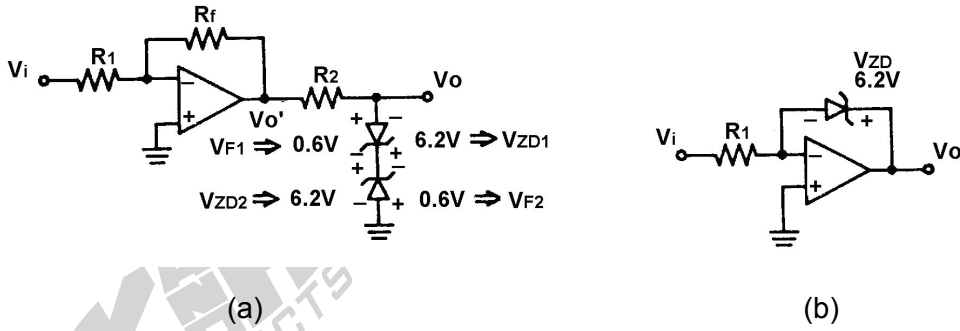
## DENEY 11-6 Kırpıcı Devre

### DENEYİN AMACI

1. Kırpıcı devrenin çalışma prensibini anlamak.
2. Kırpıcı devrelerinin giriş ve çıkış dalga şekillerini ölçmek.

### GENEL BİLGİLER

Şekil 11-6-1(a) ve (b)'de, iki farklı kırpıcı devre gösterilmiştir. Çalışma prensipleri aşağıda kısaca anlatılmıştır:



Şekil 11-6-1 Kırpıcı devreler

Şekil 11-6-1(a)'daki kırpıcı devre için:

Eğer 1.  $V_{O'} > (V_{F1} + V_{ZD2})$  ise  $V_O = V_{F1} + V_{ZD2}$

2.  $(V_{F1} + V_{ZD2}) > V_{O'} > -(V_{F2} + 6.2V)$  ise  $V_O = V_{O'}$

3.  $V_{O'} < -(V_{F2} + 6.2V)$  ise  $V_O = -(V_{F1} + V_{ZD1})$

4. Giriş ucuna sinüzoidal sinyal uygulanırsa, çıkış dalga şekli yaklaşık kare dalga olur. Bu devrede R2, akımı sınırlamak için kullanılmıştır.

Şekil 11-6-1(b)'deki kırpıcı devre için:

Eğer 1.  $V_O > V_{ZD}$  ise,  $V_O$  gerilimi  $V_{ZD}$  değerinde sabit kalacak şekilde, zener diyot aktif hale gelir.

2.  $-V_F < V_O < V_{ZD}$  ise  $V_O$  sabit kalır.

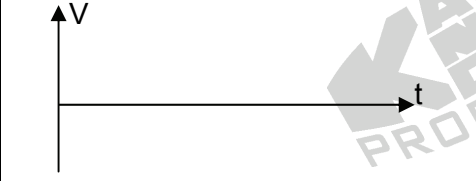
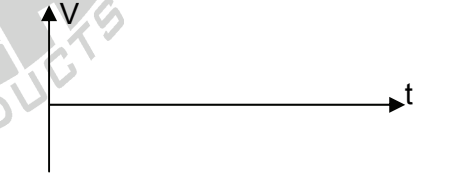
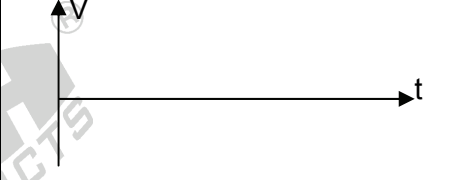
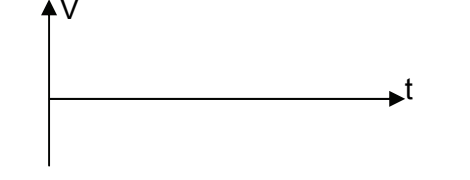
3.  $V_O < -V_F$  ise  $V_O = -0.6V$  olur.

## KULLANILACAK ELEMANLAR

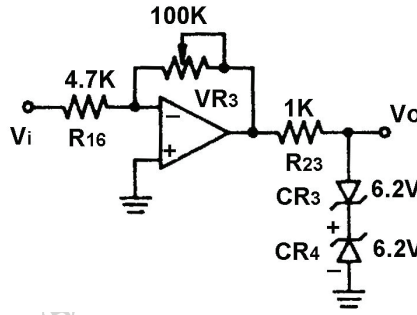
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

## DENEYİN YAPILIŞI

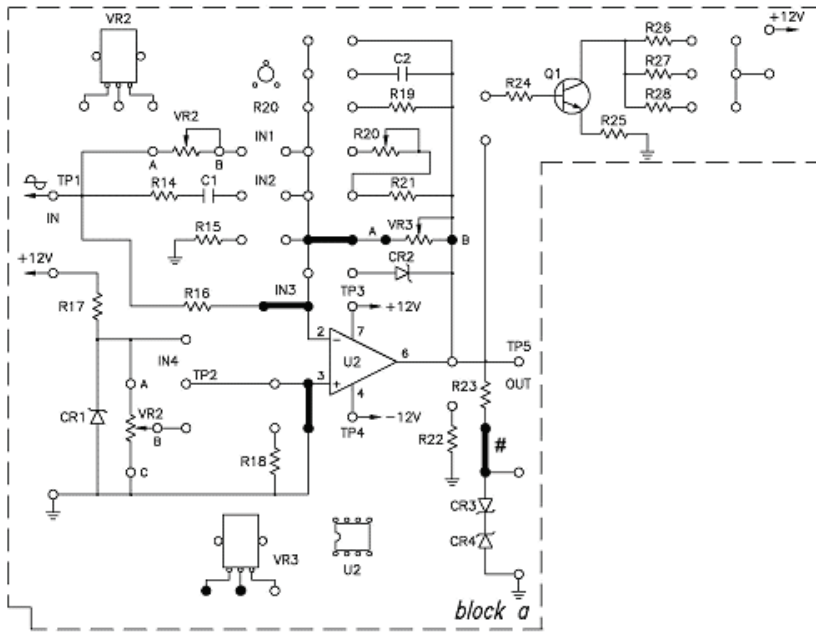
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve a bloğunu belirleyin. Şekil 11-6-2'deki devre ve Şekil 11-6-3'teki bağlantı diyagramı yardımıyla (# işaretli klips hariç) gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR3'ü devreye bağlayın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzeneğindeki Fonksiyon Üreticini kullanarak, IN (TP1) ucuna 1KHz'lik sinüzoidal işaret uygulayın. OUT (TP5) çıkış ucuna osiloskop bağlayın. Devrenin çıkış gerilimi  $14V_{P-P}$ 'den büyük olacak şekilde, Fonksiyon Üreticinin çıkış genliğini yavaşça artırın. IN ucundaki  $V_{IN}$  giriş gerilimini ve TP5 ucundaki  $V_{OUT}$  çıkış gerilimini ölçün ve Tablo 11-6-1'e kaydedin.
3. # işaretli klipsi yerine takarak CR3 ve CR4'ü ( $V_{ZD}=6.2V$ ) devreye bağlayın. IN ucundaki  $V_{IN}$  giriş gerilimini ve TP6 ucundaki  $V_{OUT}$  çıkış gerilimini ölçün ve Tablo 11-6-1'e kaydedin.
4. Şekil 11-6-4'deki devre ve Şekil 11-6-5'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
5. KL-22001 Düzeneğindeki Fonksiyon Üreticini kullanarak, IN (TP1) ucuna 1KHz'lik sinüzoidal işaret uygulayın. OUT (TP5) çıkış ucuna osiloskop bağlayın. Fonksiyon Üreticinin çıkış genliğini yavaşça artırın ve OUT (TP5) ucundaki maksimum çıkış geriliminin yaklaşık olarak +6.2V olup olmadığını gözleyin.

	CR3 ve CR4 bağlı değil	CR3 ve CR4 bağlı
$V_{IN}$		
$V_{OUT}$		

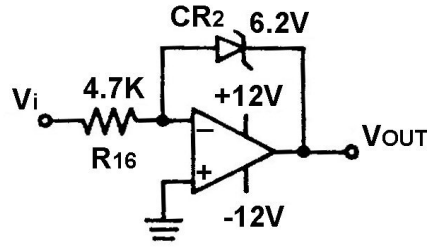
Tablo 11-6-1



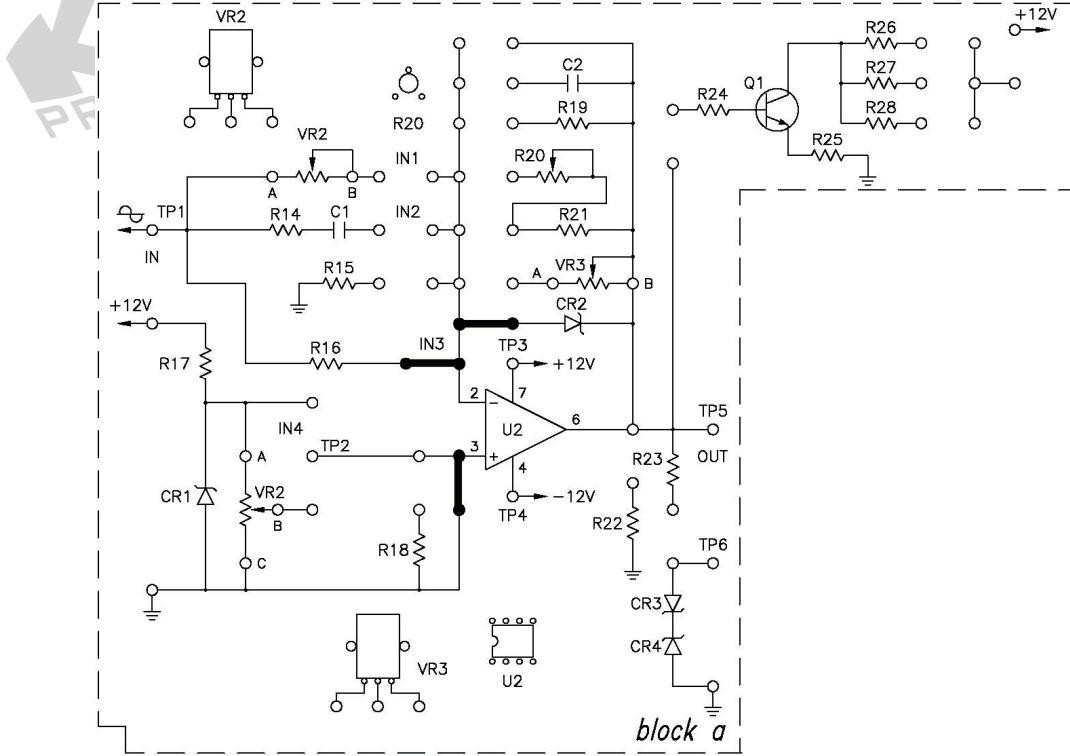
Şekil 11-6-2 Kırpıcı devre (1)



Şekil 11-6-3 Bağlantı diyagramı (KL-25007 blok a)



Şekil 11-6-4 Kırpıcı devre (2)



Şekil 11-6-5 Bağlantı diyagramı (KL-25007 blok a)

## SONUÇLAR

Kırpıcı devre, eviren bir yükselteçle birlikte, çıkış gerilimini kırabilecek, sabit gerilim karakteristiklerine sahip bir zener diyot içermektedir. Çıkış dalga şekli bozulmuş olduğu için, bu devre, tam dalga şekli yerine, sadece uygun bir gerilim seviyesi gerekli olduğu durumda kullanılabilir.

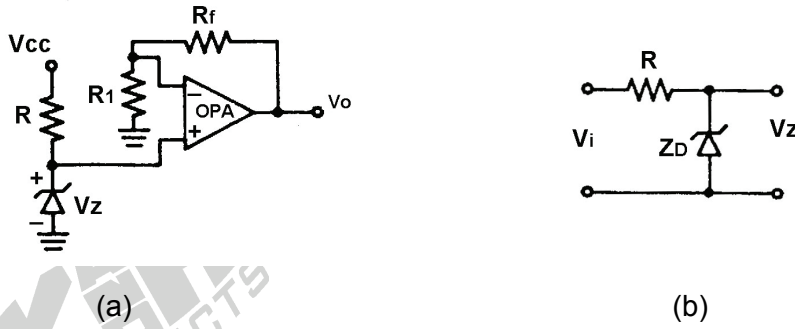
## DENEY 11-7 Sabit Gerilim Devresi

### DENEYİN AMACI

1. Sabit gerilim devresinin çalışma prensibini anlamak.
2. Sabit gerilim devresinin çıkış gerilimini ölçmek.

### GENEL BİLGİLER

Şekil 11-7-1(a)'da gösterilen sabit gerilim devresi, Şekil 11-7-1(b)'de gösterilen devre ile evirmeyen yükselteç devresinin birleşiminden oluşmuştur.



Şekil 11-7-1 Sabit gerilim devresi

Şekil 11-7-1(b)'de gösterilen basit sabit gerilim devresinin çalışması, evirmeyen yükselteç eklenmesi ile iyileştirilmiştir. Çünkü:

1.  $V_o = V_z (1 + R_f/R_1)$  çıkış genliği,  $R_f/R_1$  ile belirlenebilir.
2. Yükleme etkisi engellenebilir. Evirmeyen yükselteç, çok büyük  $Z_i$  ve çok küçük  $Z_o$  özelliklerine sahip olduğu için, empedans uydurma fonksiyonunu yerine getirebilir.
3. Çıkış akımı OP-AMP'tan çekildiği için, daha büyük çıkış akımı elde edilebilir.

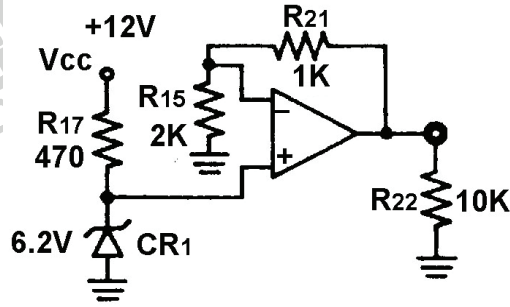


## KULLANILACAK ELEMANLAR

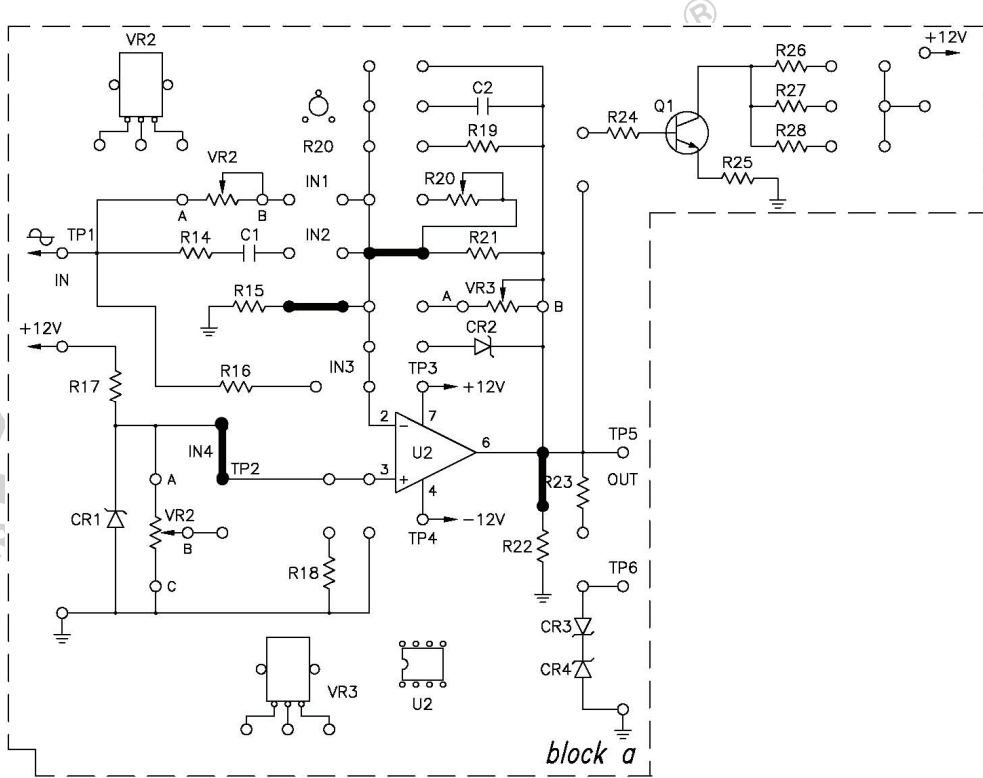
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Multimetre

## DENEYİN YAPILIŞI

1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve a bloğunu belirleyin. Şekil 11-7-2'deki devre ve Şekil 11-7-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın.
2. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
3. Multimetre (DCV kademesinde) kullanarak, OUT (TP5) çıkış ucundaki gerilimin yaklaşık olarak sabit 9V değerine sahip olup olmadığını ölçün.



Şekil 11-7-2



Şekil 11-7-3 Bağlantı diyagramı (KL-25007 blok a)

## SONUÇLAR

Şekil 11-7-1(a)'da gösterilen devrenin çıkış gerilimi, OP-AMP'ın besleme gerilimi tarafından sınırlandırıldığı için, regüle edilmiş gerilim değeri besleme geriliminden daha yüksek olamaz.

# DENEY 11-8 Sabit Akım Devresi

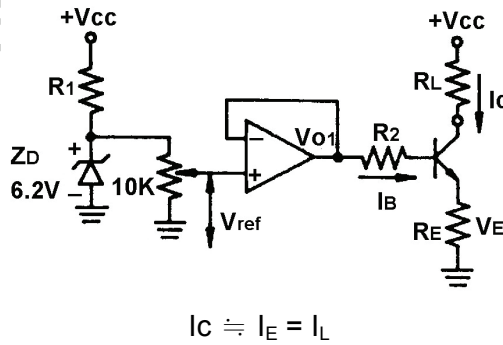
## DENEYİN AMACI

1. Sabit akım devresinin çalışma prensibini anlamak.
2. Sabit akım devresinin çıkış akımını ölçmek.

## GENEL BİLGİLER

Şekil 11-8-1'de gösterilen sabit akım devresi, üç temel kısımdan oluşmaktadır:

1.  $R_1$ ,  $Z_D$  ve  $VR10K$ 'dan oluşan referans gerilim kaynağı
2. Gerilim izleyici olarak çalışan bir OP-AMP
3.  $R_L$ , bir transistör ve  $R_E$ 'den oluşan akım çıkış devresi. Burada  $R_L$ 'den akan akım transistör tarafından sağlanır ve bu devrenin  $I_C$  akımının kontrolü,  $I_B$ 'nin büyüklüğü kontrol edilerek gerçekleştirilir.  $V_{ref}$  değeri sabit kalan bu devrede,  $R_L$  değişse bile  $I_C$  aynı kalacaktır. Transistör aktif bölgede ( $I_C = \beta I_B$ ) çalıştığı için,  $I_C$  değeri sadece  $I_B$ 'ye bağlıdır ve  $R_L$  değerinden bağımsızdır.



Şekil 11-8-1 Sabit akım devresi

## KULLANILACAK ELEMANLAR

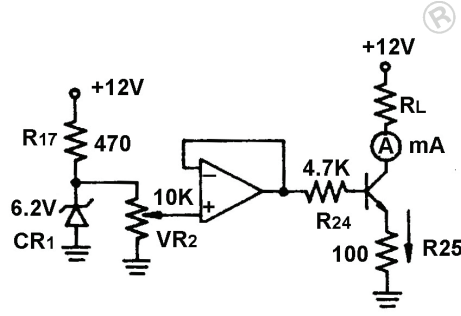
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneđi
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Multimetre

## DENEYİN YAPILIŞI

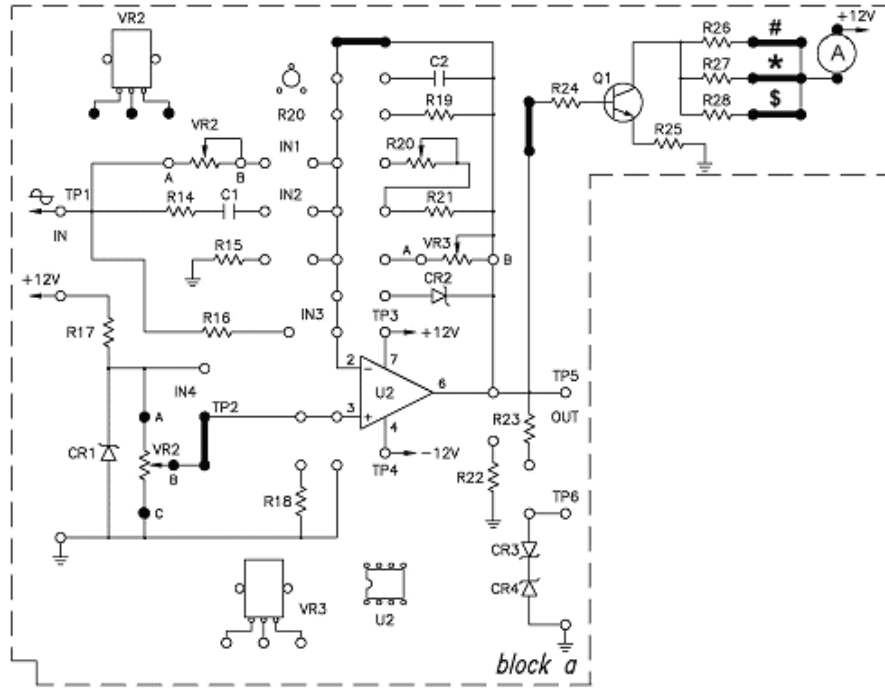
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneđinin üzerine koyun ve a blođunu belirleyin. Şekil 11-8-2'deki devre ve Şekil 11-8-3'teki bağlantı diyagramı yardımıyla (# ve \$ işaretli klipsler hariç) gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR2'yi devreye bağlayın. R27(1K $\Omega$ ), R<sub>L</sub> olarak kullanılmaktadır. KL-22001 Düzeneđindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. VR2'yi, referans gerilim (V<sub>ref</sub>) 1V olacak şekilde ayarlayın. Ampermetrede gösterilen I<sub>L</sub> yük akımını okuyun ve TP5 (V<sub>TP5</sub>) ucundaki çıkış gerilimini ölçün. Sonuçları Tablo 11-8-1'e kaydedin.
3. \* işaretli klipsi devreden çıkartın ve # işaretli klipsi devreye bağlayın. Böylece, R<sub>L</sub>, 2.2K $\Omega$ (R26) olarak deđişmiş olur. 2. adımı tekrarlayın.
4. # işaretli klipsi devreden çıkartın ve \$ işaretli klipsi devreye bağlayın. Böylece, R<sub>L</sub>, 150 $\Omega$ (R28) olarak deđişmiş olur. 2. adımı tekrarlayın.
5. Ölçülen I<sub>L</sub> akım deđerinin sabit kalıp kalmadığını kontrol edin.

R <sub>L</sub>	1K $\Omega$	2.2K $\Omega$	150 $\Omega$
V <sub>TP5</sub>			
I <sub>L</sub>			

Tablo 11-8-1



Şekil 11-8-2 Sabit akım devresi



Şekil 11-8-3 Bağlantı diyagramı (KL-25007 blok a)

## SONUÇLAR

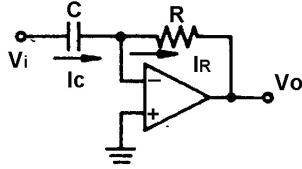
Şekil 11-18-1'deki devrede,  $I_C$ 'nin büyüklüğü  $I_B$  tarafından belirlenmektedir,  $I_L = I_C = \beta I_B$ . Bundan dolayı  $I_B$  sabit kaldığı sürece,  $I_C$  de,  $R_C$  değerinden bağımsız olarak, sabit kalır. Eğer transistör doyum bölgesinde çalışırsa,  $I_C = (V_{CC} - V_C) / R_C$  olacağı için,  $I_C$  değeri  $R_C$  değeri ile birlikte değiştirilebilir. Bu yüzden transistör, aktif bölgede çalışacak şekilde öngerilimlenmelidir.

## DENEY 11-9 Türev Alıcı Devre

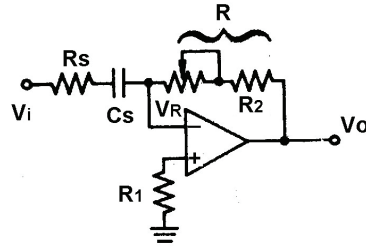
### DENEYİN AMACI

1. Türev alıcı devrenin çalışma prensibini anlamak.
2. Türev alıcı devrenin giriş ve çıkış dalga şekillerini ölçmek.

### GENEL BİLGİLER



(a) Temel devre



(b) Pratik devre

Şekil 11-9-1 RC türev alıcı devre

Şekil 11-9-1(a)'da gösterilen türev alıcı devre, temelde bir RC türev devresi uygulamasıdır. Bu devredeki  $I_C$ , aşağıdaki gibi hesaplanabilir:

$$\begin{aligned} I_C &= I_R \\ &= \frac{Q_C}{t} = \frac{CV_C}{t} = \frac{CV_i}{t} \\ \Rightarrow \frac{dQ_C}{dt} &= C \frac{dV_C}{dt} = C \frac{dV_i}{dt} \\ V_O &= -I_C R = -RC \frac{dV_i}{dt} \end{aligned}$$

$V_i$  kare dalga ise,  $V_O$  darbe dizisi olur.

$V_i$  üçgen dalga ise,  $V_O$  kare dalga olur.

Şekil 11-9-1(b)'de gösterildiği gibi, pratik devrelerde, yüksek frekans gürültüsünü, çok küçük  $X_{CS}$ 'den dolayı devrenin kararsız çalışmasını ve yüksek frekansta çok büyük yükseltme faktörünü engellemek amacıyla,  $R_S$  direnci bağlanır.  $R_1$  direnci, giriş ucunda dengeleme direnci olarak kullanılır.

## **KULLANILACAK ELEMANLAR**

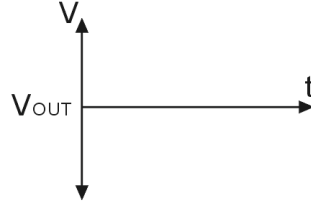
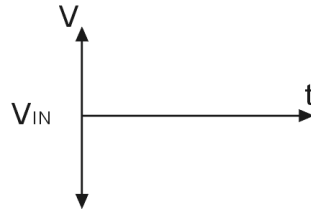
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop
4. Multimetre

## **DENEYİN YAPILIŞI**

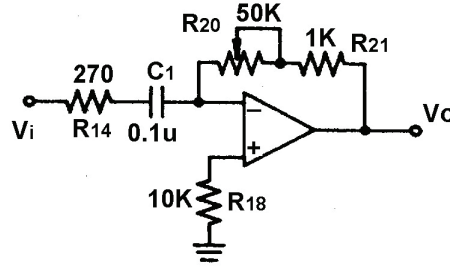
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve a bloğunu belirleyin. Şekil 11-9-2'deki devre ve Şekil 11-9-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzeneğindeki Fonksiyon Üretecini kullanarak, IN ucuna 1KHz'lik sinüzoidal işaret uygulayın. OUT çıkış ucuna osiloskop bağlayın.
3. Osiloskop ekranında maksimum, bozulmasız kare dalga şekli elde edilecek şekilde,  $R_{20}$ (50K) direncini ayarlayın ve  $R_{20}$  değerini ölçün.  $R_{20} = \underline{\hspace{2cm}} \Omega$ .
4.  $V_{IN}$  ve  $V_{OUT}$  gerilim dalga şekillerini Tablo 11-9-1'e kaydedin.

$$V_{OUT} = -RC_1 \frac{dV_{IN}}{dt}$$

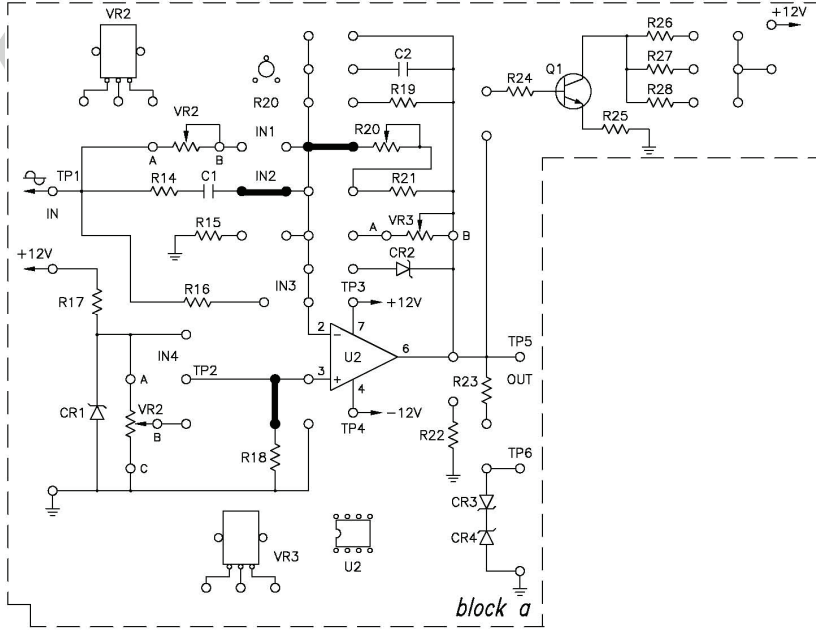
5.  $V_{IN}$ 'in frekansını değiştirerek 3. ve 4. adımları tekrarlayın.



Tablo 11-9-1



Şekil 11-9-2 Türev alıcı devre

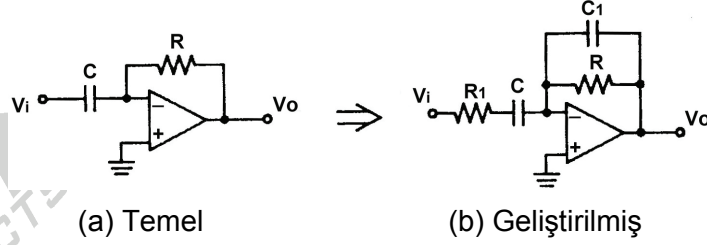


Şekil 11-9-3 Bağlantı diyagramı (KL-25007 blok a)



## SONUÇLAR

Geliştirilmiş bir türev devresi, Şekil 11-9-4(b)'te gösterilmiştir.



Şekil 11-9-4 Türev alıcı devreler

$C_1$  ve  $R_1$ , Şekil 11-9-4(a)'daki devrede üretilen kararsızlık yada osilasyonu ortadan kaldırmak için kullanılmaktadır. Burada,  $C_1 \ll C$  ve  $R_1 \ll R$ 'dir.

$C_1$  ile, yukarısında  $X_{C_1}$ 'in hızlı bir şekilde küçüldüğü ve yüksek-frekans kazancının ve aynı zamanda gürültünün azaldığı, maksimum bir türev frekansı ayarlanabilir.

$R_1$ , yüksek-frekans kazancını sınırlayarak, devre çıkışının doyuma ulaşmasını ve osilasyon oluşmasını önler. Ayrıca giriş akımının azalmasına neden olur.

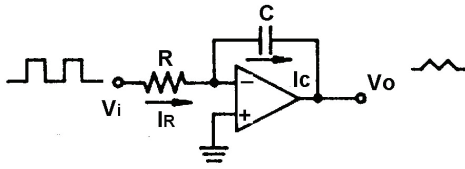
$R_1$  ve  $C_1$  seçilirken şu kurala uyulmalıdır :  $R_1 C = R C_1$

# DENEY 11-10 İntegral Devresi

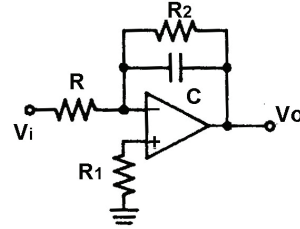
## DENEYİN AMACI

1. İntegral devresinin çalışma prensibini anlamak.
2. İntegral devresinin giriş ve çıkış dalga şekillerini ölçmek.

## GENEL BİLGİLER



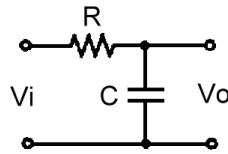
(a) Temel devre



(b) Pratik devre

Şekil 11-10-1 İntegral devresi

Şekil 11-10-1(a)'daki integral alıcı devre temelde, Şekil 11-10-1(b)'de gösterilen RC integral devresi uygulamasıdır. Bu devredeki  $I_C$ , aşağıdaki gibi hesaplanır:



Şekil 11-10-2 RC integral alıcı devresi

$$I_C = I_R$$

$$I_R = \frac{V_i - 0}{R} = \frac{V_i}{R} = I_C$$

$$V_o = V_c = \frac{Q}{C} = -\frac{I_C t}{C} = -\frac{1}{C} \int I_C dt = -\frac{1}{C} \int \frac{V_i}{R} dt = -\frac{1}{RC} \int V_i dt$$

Şekil 11-10-1(b)'de, pratik bir integral alıcı devre gösterilmiştir. Bu devredeki  $R_2$ , yükselteç çıkışının doyuma ulaşmasını ve alçak frekanslarda büyük  $X_c$  nedeniyle integral devresinin yanlış çalışmasını engelleyebilir.

## **KULLANILACAK ELEMANLAR**

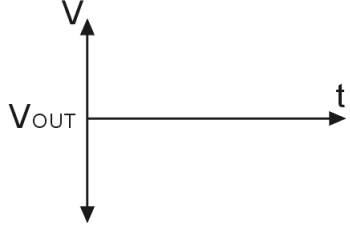
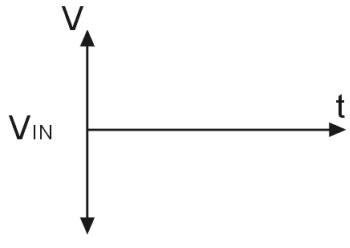
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (2)
3. Osiloskop

## **DENEYİN YAPILIŞI**

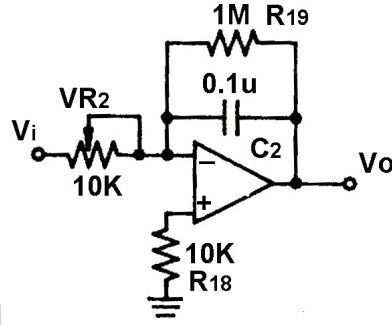
1. KL-25007 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve a bloğunu belirleyin. Şekil 11-10-3'teki devre ve Şekil 11-10-4'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. Bağlantı kablolarını kullanarak VR2'yi devreye bağlayın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25007 modülüne bağlayın.
2. KL-22001 Düzeneğindeki Fonksiyon Üreticini kullanarak, IN giriş ucuna 1KHz,  $0.5V_{P-P}$ 'lik kare dalga uygulayın. OUT çıkış ucuna osiloskop bağlayın.

$$\text{Giriş frekansı } f \geq \frac{1}{2\pi VR_2 C_2}$$

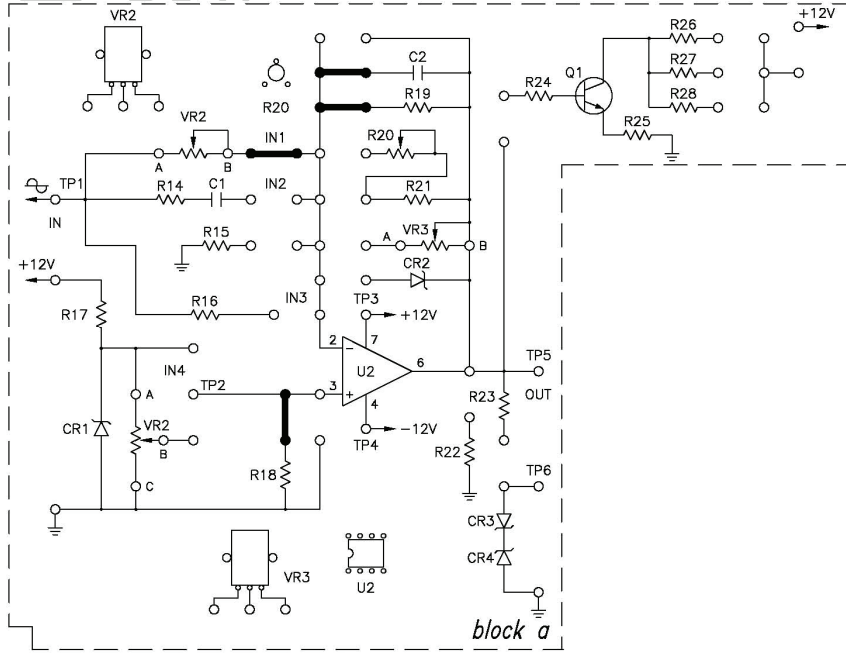
3. Osiloskopta, doğrusallığı iyi bir üçgen dalga görülünceye kadar, VR2(10K)'yi ayarlayın.
4.  $V_{IN}$  ve  $V_{OUT}$  dalga şekillerini ölçün ve Tablo 11-10-1'e kaydedin.



Tablo 11-10-1 Ölçülen giriş ve çıkış dalga şekilleri



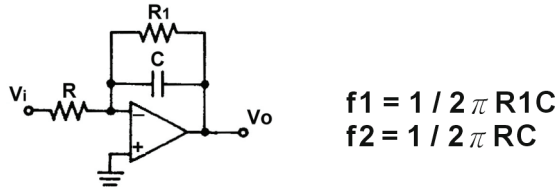
Şekil 11-10-3 İntegral alıcı devre



Şekil 11-10-4 Bağlantı diyagramı (KL-25007 blok a)

## SONUÇLAR

İntegral devresi, Şekil 11-10-5'de gösterilen alçak geçiren filtre gibi fonksiyon göstermektedir. İntegral alıcı devrenin, yukarıda çalışacağı, birinci köşe frekansı  $f_1=1/(2\pi R_1C)$  iken, devrenin etkisiz hale geleceği frekans değeri de  $f_2=1/(2\pi RC)$ 'dir. Bu nedenle, intregal alıcı devrenin giriş sinyali frekansı  $f_1$  ile  $f_2$  arasında sınırlandırılmalıdır.



Şekil 11-10-5 Alçak geçiren filtre

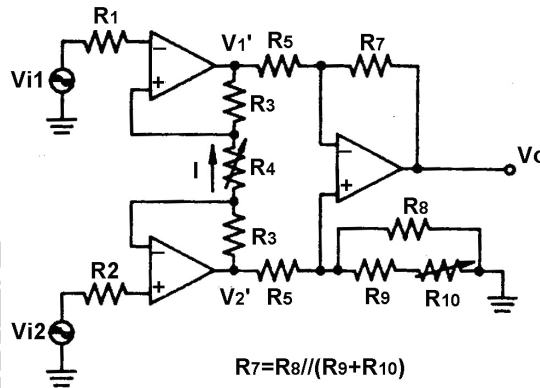
# DENEY 11-11 Enstrümantasyon Yükselteç

## DENEYİN AMACI

1. Enstrümantasyon yükseltecin çalışma prensibini anlamak.
2. Enstrümantasyon yükseltecin giriş ve çıkış dalga şekillerini ölçmek.

## GENEL BİLGİLER

Şekil 11-11-1'de, enstrümantasyon yükselteç olarak adlandırılan, geliştirilmiş bir fark yükselteci gösterilmiştir:



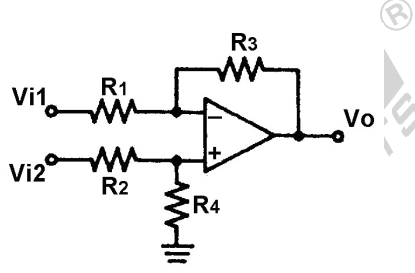
Şekil 11-11-1 Enstrümantasyon yükselteç

$$V_o = (V_{i2} - V_{i1}) \left(1 + \frac{2R_3}{R_4}\right) \frac{R_7}{R_5}$$

$$V_i = V_{i2} - V_{i1}$$

$$A_v = \left(1 + \frac{2R_3}{R_4}\right) \frac{R_7}{R_5}$$

Temel fark yükselteci devresi, Şekil 11-11-2'de gösterilmiştir. Aynı anda  $R_1$  ve  $R_2$  yada  $R_3$  ve  $R_4$ 'ün ayarlanmasını gerektirdiği için, bu devrenin kazancını ayarlamak zordur. Diğer yandan, Şekil 11-11-1 ve yukarıdaki denklemden görüldüğü gibi, enstrümantasyon yükseltecin  $A_v$  değeri, basitçe  $R_4$  ayarlanarak değiştirilebilir.





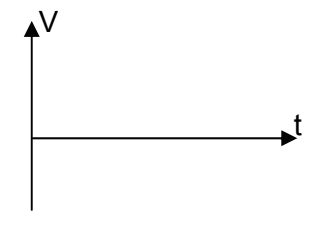
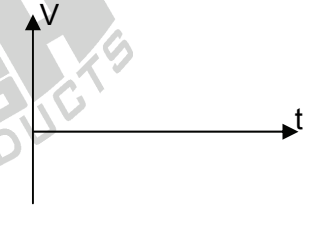
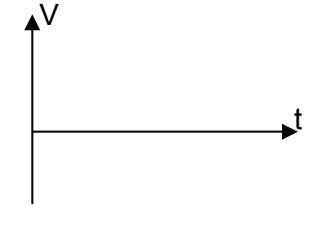
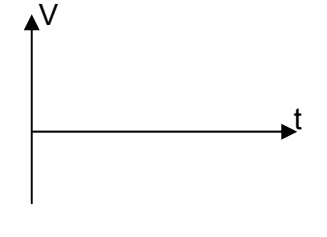
Şekil 11-11-2 Temel fark yükseltici

## KULLANILACAK ELEMANLAR

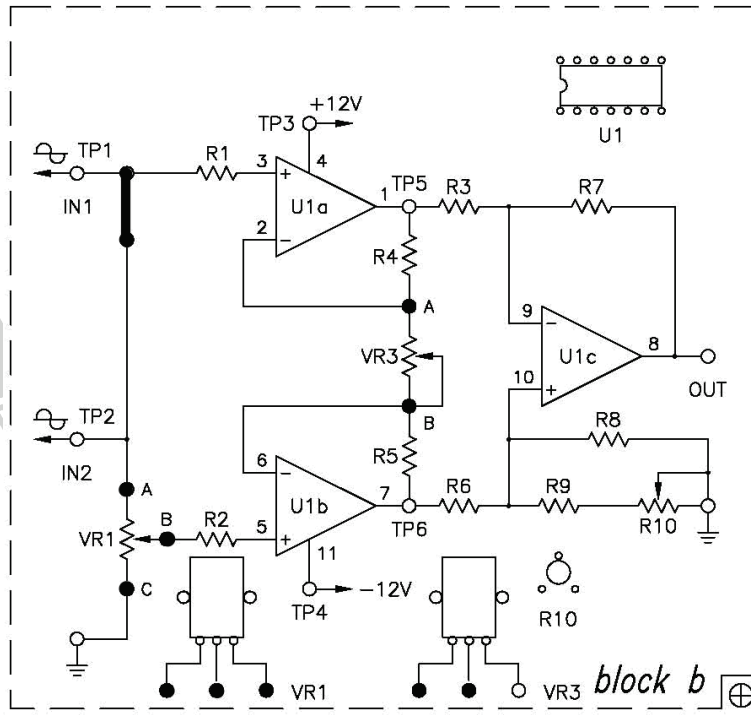
1. KL-22001 Temel Elektrik Devreleri Deney Düzeneği
2. KL-25007 İşlemsel Yükselteç Devre Modülü (3)
3. Osiloskop

## DENEYİN YAPILIŞI

1. KL-25008 modülünü, KL-22001 Temel Elektrik Devreleri Deney Düzeneğinin üzerine koyun ve b bloğunu belirleyin. Şekil 11-11-1'deki devre ve Şekil 11-11-3'teki bağlantı diyagramı yardımıyla gerekli bağlantıları yapın. Bağlantı kablolarını ile VR1 ve VR3'ü devreye bağlayın. KL-22001 Düzeneğindeki +12VDC ve -12VDC sabit güç kaynaklarını, KL-25008 modülüne bağlayın.
2. KL-22001 Düzeneğindeki Fonksiyon Üreticini kullanarak, IN1 giriş ucuna 1KHz, 1V<sub>p-p</sub>'lik sinüzoidal sinyal uygulayın.
3.  $V_{i1}=V_{i2}$  olacak şekilde VR1(1K)'i ayarlayın. Osiloskop kullanarak,  $V_i=V_{i1}-V_{i2}$  ve  $V_{OUT}$  gerilimlerini ölçün ve Tablo 11-11-1'e kaydedin.
4.  $V_{i2}=V_{i1}/2$  olacak şekilde VR1(1K)'i ayarlayın. Osiloskop kullanarak,  $V_i=V_{i1}-V_{i2}$  ve  $V_{OUT}$  gerilimlerini ölçün ve Tablo 11-11-1'e kaydedin.
5.  $V_{i2}=0$  olacak şekilde VR1(1K)'i ayarlayın. Osiloskop kullanarak,  $V_i=V_{i1}-V_{i2}$  ve  $V_{OUT}$  gerilimlerini ölçün ve Tablo 11-11-1'e kaydedin.

VR1	$V_{i2}=V_{i1}$	$V_{i2}=V_{i1}/2$	$V_{i2}=0$
$V_i=V_{i1}-V_{i2}$			
$V_{OUT}$			

Tablo 11-11-1



Şekil 11-11-3 Bağlantı diyagramı (KL-25008 blok b)



## SONUÇLAR

Enstrümantasyon yükselteç devresinin  $V_{i1}$  ve  $V_{i2}$  girişlerine uygulanan sinyallerin fazları farklı ise, osiloskopta görüntülenen sinyaller faz farkı nedeniyle kayacaktır.

$100K\Omega \gg 1K\Omega$  olduğu için,  $VR1(1K\Omega)$  değişken direncinin ayarlanması, dalga şeklinde çok küçük (hemen hemen görünmez) bir değişime neden olacaktır. Bununla birlikte  $VR1(1K\Omega)$ 'deki küçük bir değişim, yükseltecin gürültü azaltma yeteneğini geliştiren, CMRR değerini değiştirebilir.