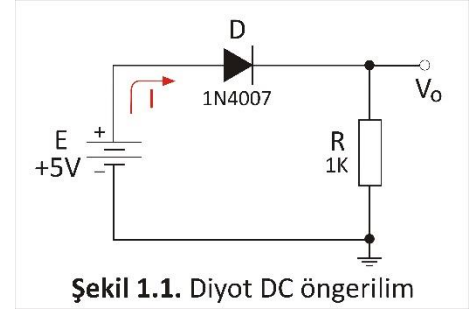


1. DENEY-1: DİYOT UYGULAMALARI

Deneyin Amacı: Diyotun devrede kullanımı.

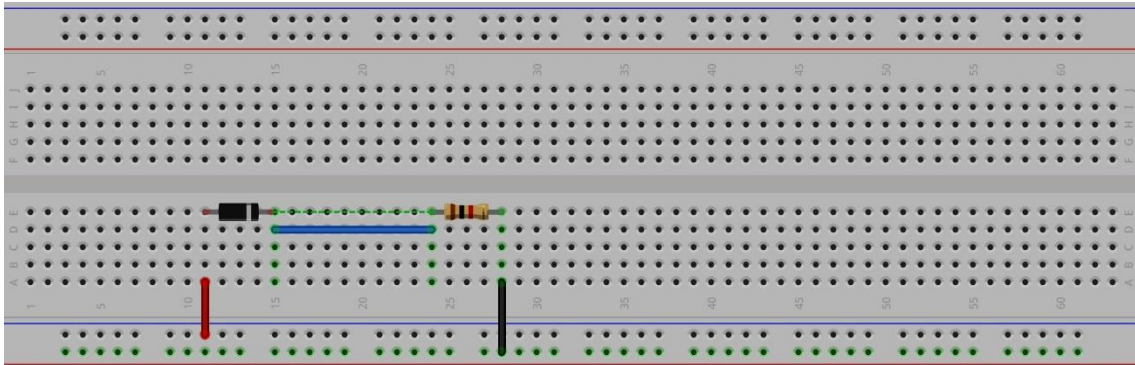
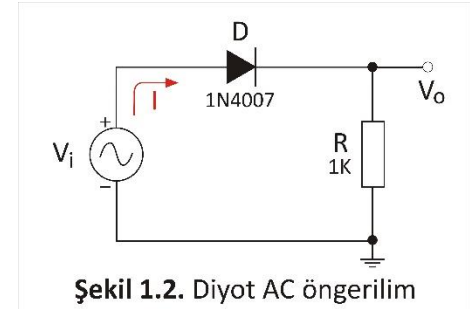
1.1 DC ileri/geri Öngerilim Diyot Devreleri:

- Şekil 1.1'deki devreyi kurunuz.
- Devreye $E = +5V$ DC gerilim uygulayınız.
- Devrenin çıkış gerilimini (V_o) ve R direnci üzerindeki akım ($I=I_D=I_R$) değerlerini ölçünüz.
- Ölçülen sonuçları teorik hesaplamalar ile karşılaştırınız.
- Aynı işlemleri $E = -5V$ DC için tekrarlayınız.



1.2 AC ileri/geri Öngerilim Diyot Devreleri:

- Şekil 1.2'deki devreyi kurunuz.
- Devreye $E = 5V/3kHz$ AC gerilim uygulayınız.
- Devrenin çıkış sinyalini osiloskop ile gözlemleyiniz.
- Diyodu ters çevirerek deneyi tekrarlayınız.



2 DENEY-2: DİYOTLU KAPI DEVRELERİ

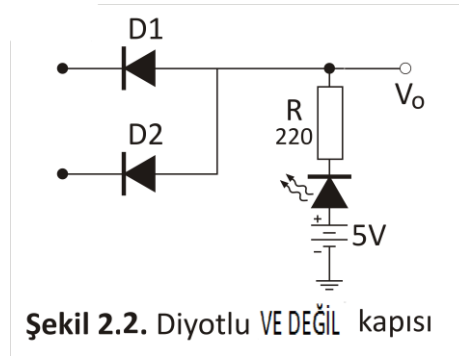
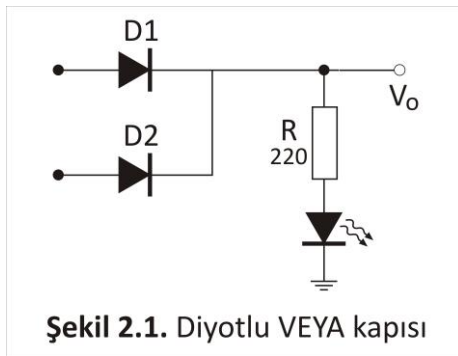
Deneyin Amacı: Diyotun kapı devresi olarak kullanımı.

2.1 Diyotlu VEYA kapı devresi:

- Şekil 2.1'deki devreyi kurunuz.
- Devreye Tablo 2.1'deki X ve Y giriş değerlerini sırasıyla uygulayınız.
- Devrenin çıkışında bulunan LED diyotu gözlemleyip tabloya yanık ise 1 sönük ise 0 değerini yazınız.

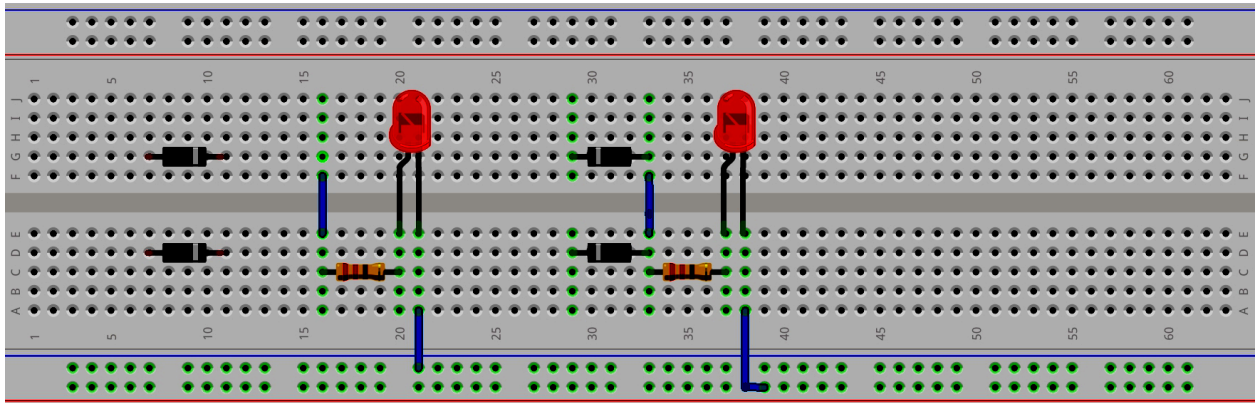
2.2 Diyotlu VE DEĞİL kapı devresi:

- Şekil 2.2'deki devreyi kurunuz.
- Devreye Tablo 2.1'deki X ve Y giriş değerlerini sırasıyla uygulayınız.
- Devrenin çıkışında bulunan LED diyotu gözlemleyip tabloya yanık ise 1 sönük ise 0 değerini yazınız.



Tablo 2.1

X	Y	T
0	0	
0	1	
1	0	
1	1	

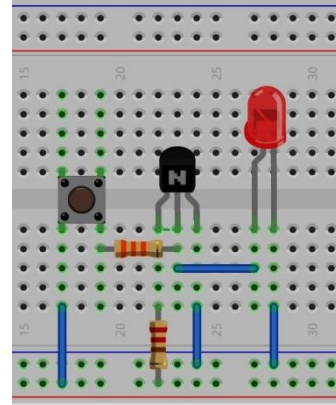
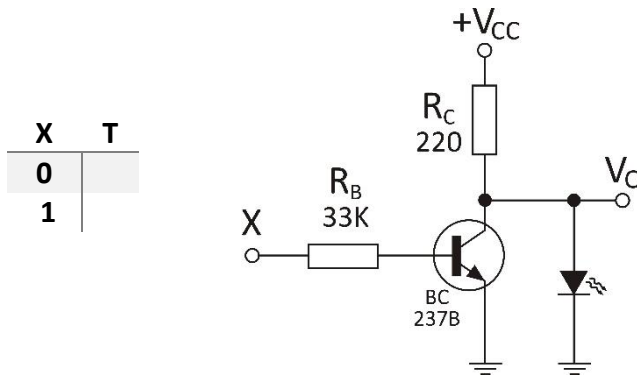


3 DENEY-3: TRANSİSTÖRLÜ KAPI DEVRELERİ

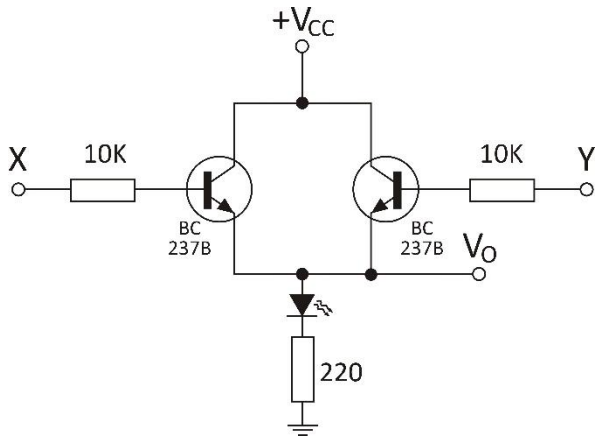
Deneyin Amacı: Transistörün kapi devresi olarak kullanımı.

3.1 Transistörlü kapi devreleri:

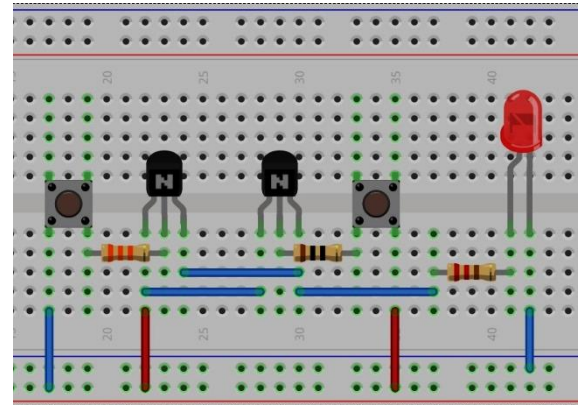
- Sırasıyla Şekil 3.1 ve 3.2'deki devreyi kurunuz.
- Devreye Tablodaki giriş değerlerini sırasıyla uygulayınız.
- Devrenin çıkışında bulunan LED diyotu gözlemleyip tabloya yanık ise 1 sönük ise 0 değerini yazınız.
- Şekil 3.2'nin ne tür bir kapi devresi olduğunu açıklayınız.



Şekil 3.1 Transistörlü NOT kapi devresi



X	Y	T
0	0	
0	1	
1	0	
1	1	



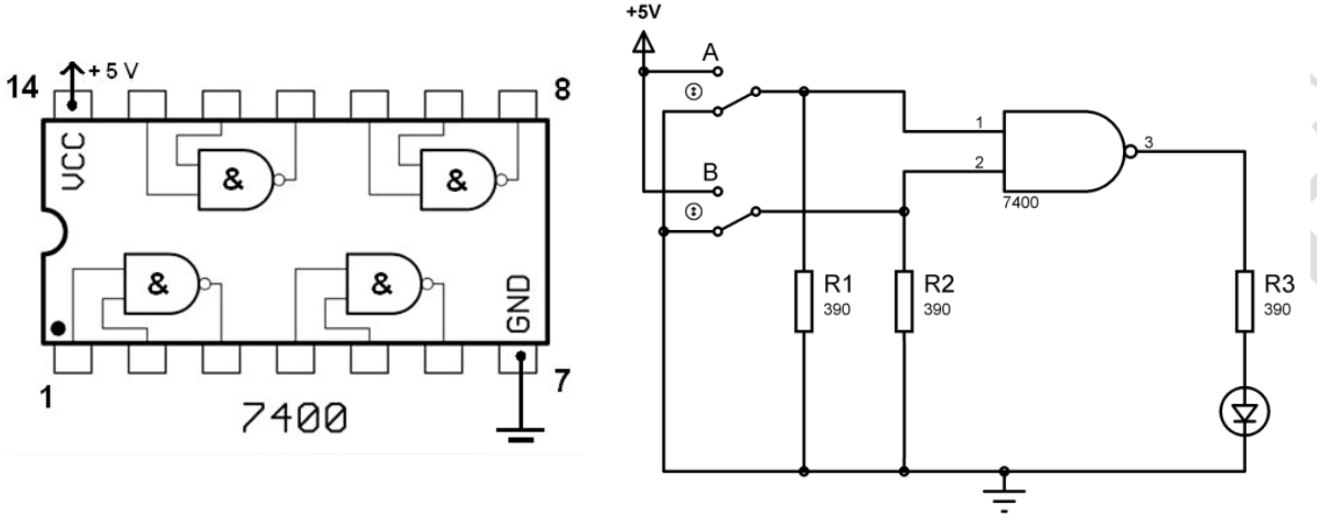
Şekil 3.2

4 DENEY-4: ENTEGRE KAPI DEVRELERİ

Deneyin Amacı: NAND kapı devresi.

4.1 HD74LS00P ile NAND kapı devresi:

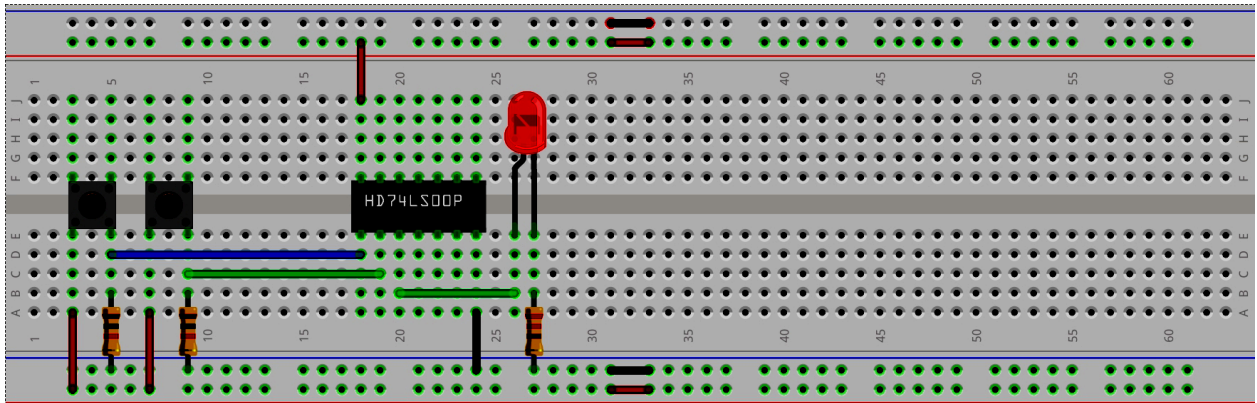
- Şekil 4.1'deki devreyi kurunuz.
- Devreye Tablo 4.1'deki X ve Y giriş değerlerini sırasıyla uygulayınız.
- Devrenin çıkışında bulunan LED diyodu gözlemleyip tabloya yanık ise 1 sönük ise 0 değerini yazınız.



Şekil 4.1 NAND (VEDEĞİL) kapı devresi.

Tablo 4.1

X	Y	T
0	0	
0	1	
1	0	
1	1	

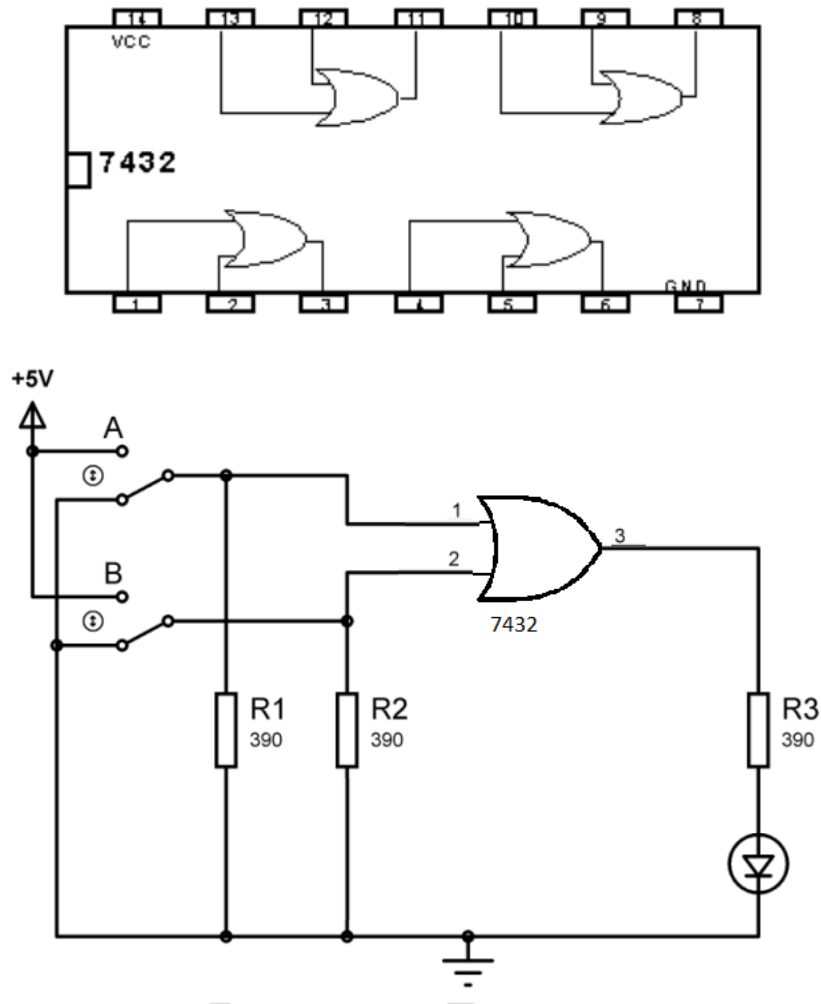


5 DENEY-5: ENTEGRE KAPI DEVRELERİ

Deneyin Amacı: VEYA kapı devresi.

5.1 HD74LS32P ile VEYA kapı devresi:

- Şekil 5.1'deki devreyi kurunuz.
- Devreye Tablo 5.1'deki X ve Y giriş değerlerini sırasıyla uygulayınız.
- Devrenin çıkışında bulunan LED diyotu gözlemleyip tabloya yanık ise 1 sönmük ise 0 değerini yazınız.



Tablo 5.1

X	Y	T
0	0	
0	1	
1	0	
1	1	

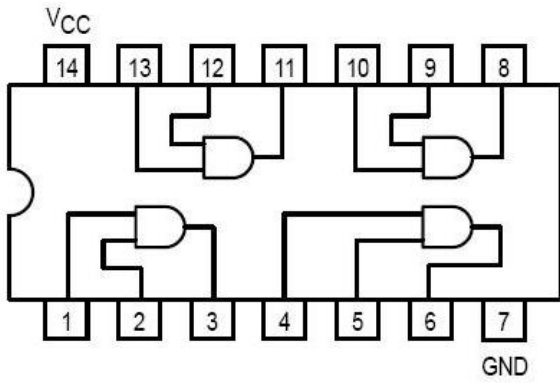
6 DENEY-6: KAPI DEVRELERİ

Deneyin Amacı: Verilen Lojik bir ifadenin en temel (sade) bir biçimde oluşturulması.

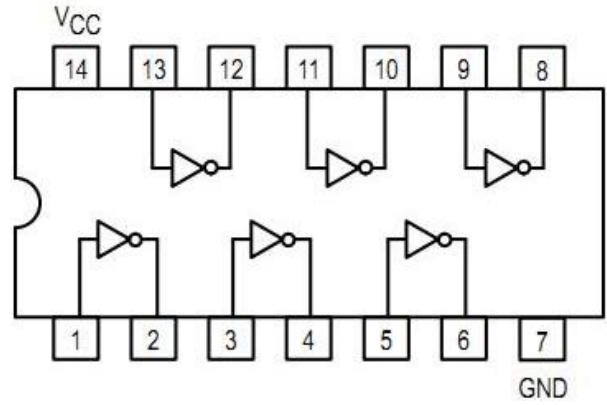
6.1 Kapı sadeleştirme devresi:

- $Y = \bar{A}.B + A + A.B$ lojik ifadesini kapı sembolleri ile gösteriniz.
- $Y = \bar{A}.B + A + A.B$ ifadesinin devresini kurup girişlere lojik 1/0 uygulayarak Y çıkış ifadesini tabloya aktarınız.
- $Y = \bar{A}.B + A + A.B$ ifadesinin $Y = A+B$ olduğunu ispatlayınız.
- $Y = A+B$ ifadesinin devresini kurup girişlere lojik 1/0 uygulayarak Y çıkış ifadesini tabloya aktarınız.

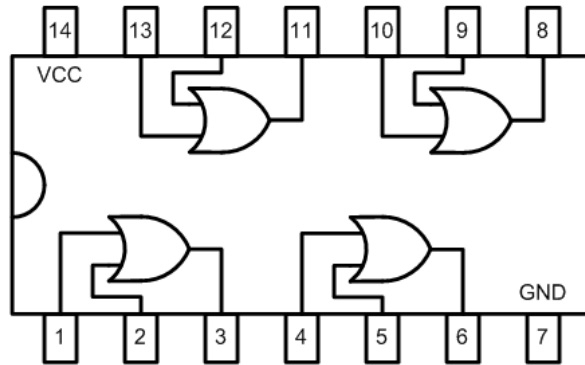
KULLANILACAK ENTEGRELERİN İÇYAPISI



HD74LS08P



HD74LS04P



HD74LS32P

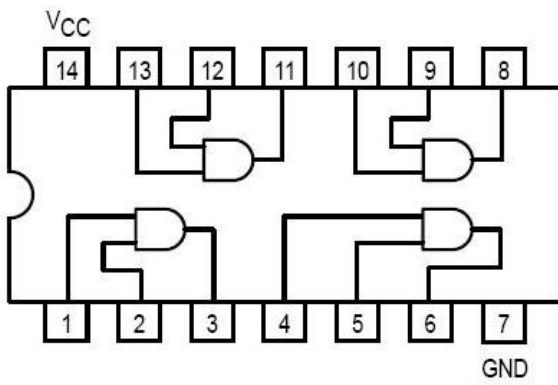
7 DENEY-7: KAPI DEVRELERİ

Deneyin Amacı: Verilen Lojik bir ifadenin en temel (sade) bir biçimde oluşturulması.

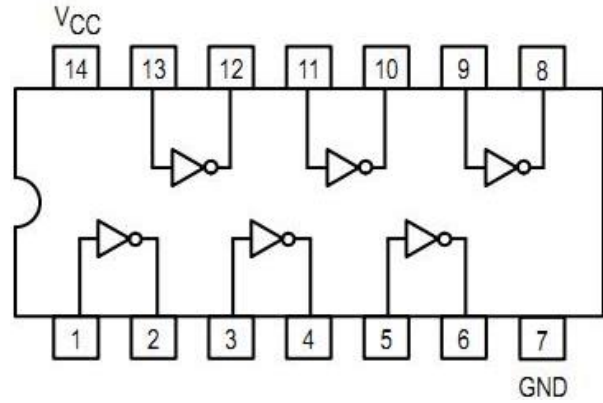
7.1 Kapı sadeleştirme devresi:

- $Y=A.(\bar{A}+B)$ lojik ifadesini kapı sembolleri ile gösteriniz.
- $Y=A.(\bar{A}+B)$ ifadesinin devresini kurup girişlere lojik 1/0 uygulayarak Y çıkış ifadesini tabloya aktarınız.
- $Y=A.(\bar{A}+B)$ ifadesinin $Y=A.B$ olduğunu ispatlayınız.
- Lojik ifadeye ait ikili girişleri uygulayarak çıkış ifadesini tabloya yazınız.

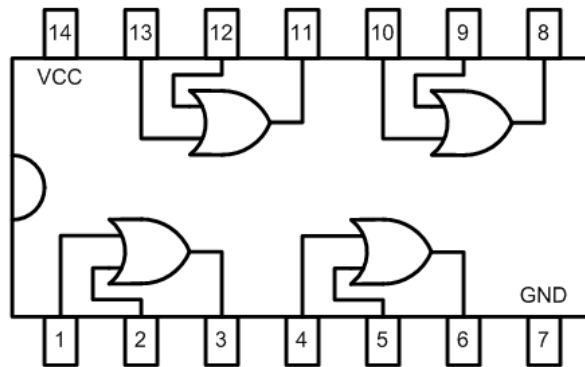
KULLANILACAK ENTEGRELERİN İÇYAPISI



HD74LS08P



HD74LS04P



HD74LS32P

8 DENEY-8: KOMBİNASYONAL LOJİK DEVRELER

Deneyin Amacı: Lojik elemanlar yardımı ile kombinasyonel lojik devrelerden TOPLAYICI devrelerinin kurulması ve incelenmesi.

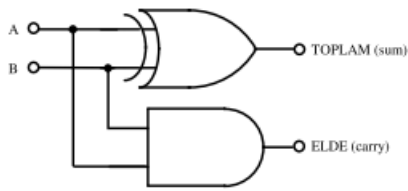
ÖN BİLGİLER

TOPLAYICILAR (ADDERS)

Sayısal bilgisayarların gerçekleştirebildikleri birçok bilgi işleme şekillerinden birisi de aritmetik işlemlerdir. En temel aritmetik işlem, iki binary (ikili) dijitin toplanmasıdır. Bu basit toplama işlemi dört farklı işlemden oluşur.

$$0+0=0, 0+1=1, 1+0=1, 1+1=10$$

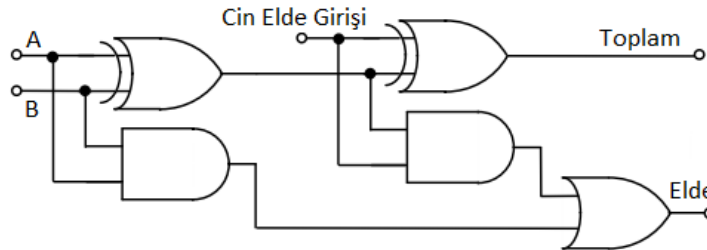
İlk üç işlemde toplamın boyutu bir dijit oluşmasına rağmen, dördüncü işlemde toplayan ve toplanan binari bilgilerin her ikisinin de 1 olması durumunda işlem sonucunda elde edilen toplamın boyutu iki dijittir. Bu durumda elde edilen sonucun en ağırlıklı biti elde (Carry) olarak adlandırılır. İki bit bilginin toplamını gerçekleştiren kombinasyonel devrelere yarı toplayıcı (Half Adder) (Şekil 8.1), Üç bit bilginin (en ağırlıklı iki bit ve bir önceki devreden gelen elde) toplamını gerçekleştiren devreye de tam toplayıcı (Full Adder) denir.



GİRİŞLER		ÇIKIŞLAR	
A	B	TOPLAM	ELDE
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Şekil 8.1 Yarım toplayıcı ve doğruluk tablosu

Şekil 8.2’den de görüldüğü gibi bir tam toplayıcı, iki yarım toplayıcı ve bir OR kapısından oluşmaktadır. Şekil 8.2’deki tam toplayıcı iki adet bir bitlik bilgilerin toplanmasını gerçekleştirmektedir. Eğer toplanacak bilgiler bir bittten büyük olursa, bit sayısı kadar tam toplayıcı paralel olarak kullanılacaktır.



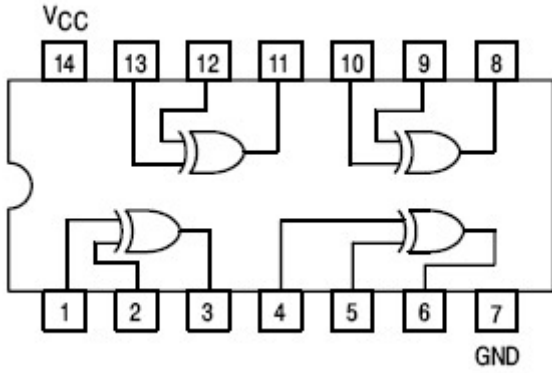
GİRİŞLER			ÇIKIŞLAR	
A	B	Cin	TOPLAM	ELDE
0	0	0		
0	1	0		
1	0	0		
1	1	0		
0	0	1		
0	1	1		
1	0	1		
1	1	1		

Şekil 8.2 Tam toplayıcı ve doğruluk tablosu

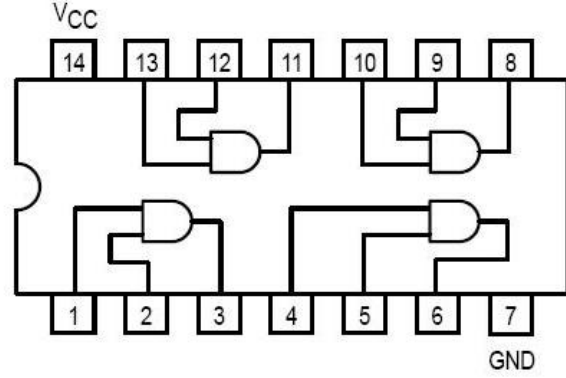
8.1 Toplayıcı devresi:

- Şekil 8.2'deki devreyi kurunuz.
- Şekil 8.2'deki doğruluk tablosundaki girişleri sırasıyla uygulayınız
- Sonuçları tabloya kaydediniz.

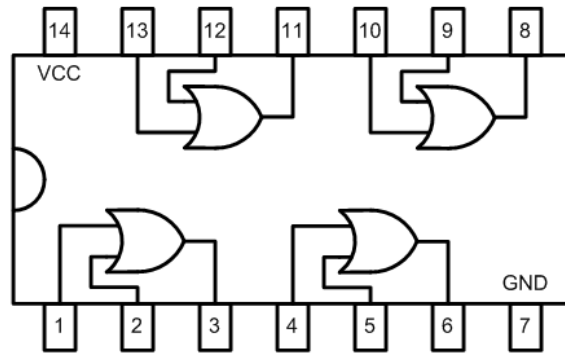
KULLANILACAK ENTEGRELERİN İÇYAPISI



HD74LS86AP



HD74LS08P



HD74LS32P

9 DENEY-9: KOMBİNASYONAL LOJİK DEVRELER

Deneyin Amacı: Lojik elemanlar yardımı ile kombinasyonel lojik devrelerden ÇIKARICI devrelerinin kurulması ve incelenmesi.

ÖN BİLGİLER

ÇIKARICILAR

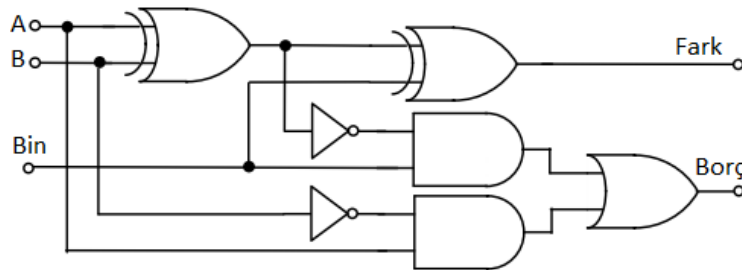
Toplama işleminde olduğu gibi çıkartma işleminde de dört temel işlem bulunmaktadır. Bu işlemleri gerçekleştiren kombinasyonel devrelere yarım çıkarıcı (Half Subtractor) denir.

$$0-0=0, 0-1=1 \text{ (Borç=1)}, 1-0=1, 1-1=0$$



Şekil 9.1 Yarım çıkarıcı ve doğruluk tablosu

Çıkartma devreleri toplama devresine benzer. Toplayıcı devredeki toplam (Sum) çıkışı bir fark (Difference) çıkışı ile ve elde (Carry) çıkışı bir borç (Borrow) çıkışı ile yer değiştirirse yarım çıkarıcı devresi (Half Subtractor Circuits) elde edilir. İkili sayıları çıkarırken uygulanacak kurallar yukarıdaki tabloda açıklanmıştır. Yarım toplayıcıda elde çıkışı yerine yarım çıkarıcı devrede Borç çıkışı vardır. Yukarıdaki işlemlerden ikincisine bakıldığında 0'dan 1'in çıkmayacağı görülmektedir. O halde bir sonraki bitten 1 borç alınır ve 10 ikili bilgisinden 1 çıkartılır. Şekil 9.1'de bir yarım çıkarıcı devresi ve doğruluk tablosu verilmiştir. Bir tam çıkarıcı ise iki yarım çıkarıcı ve bir OR kapısından oluşmaktadır. Ayrıca tam toplayıcı devresindeki elde girişi bir borç girişi ile yer değiştirirse tam çıkarıcı devresi elde edilir. Bu devre ile doğruluk tablosu Şekil 9.2'de görülmektedir.



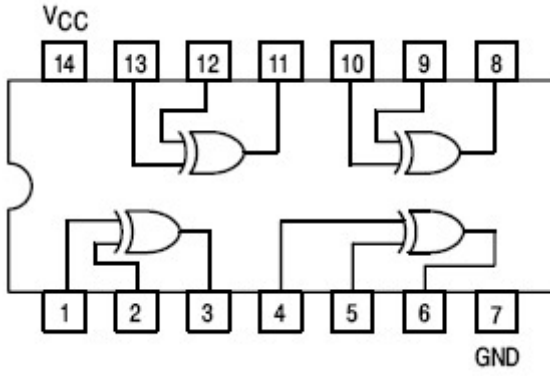
GİRİŞLER			ÇIKIŞLAR	
A	B	Bin	FARK	BORÇ
0	0	0		
0	1	0		
1	0	0		
1	1	0		
0	0	1		
0	1	1		
1	0	1		
1	1	1		

Şekil 9.2 Tam çıkarıcı ve doğruluk tablosu

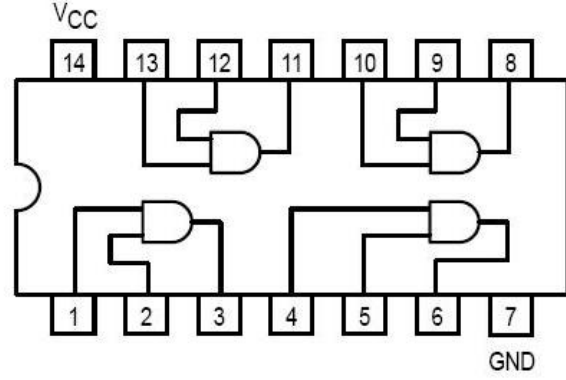
9.1 Çıkarıcı devresi:

- Şekil 9.2'deki devreyi kurunuz.
- Şekil 9.2'deki doğruluk tablosundaki girişleri sırasıyla uygulayınız
- Sonuçları tabloya kaydediniz.

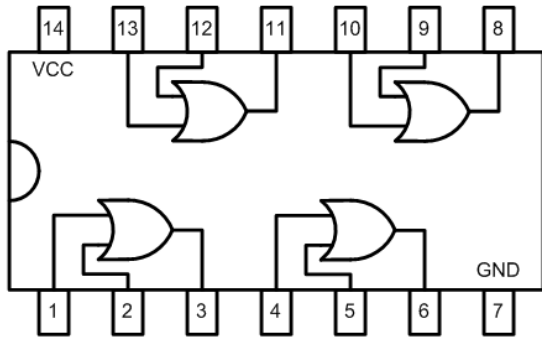
KULLANILACAK ENTEGRELERİN İÇYAPISI



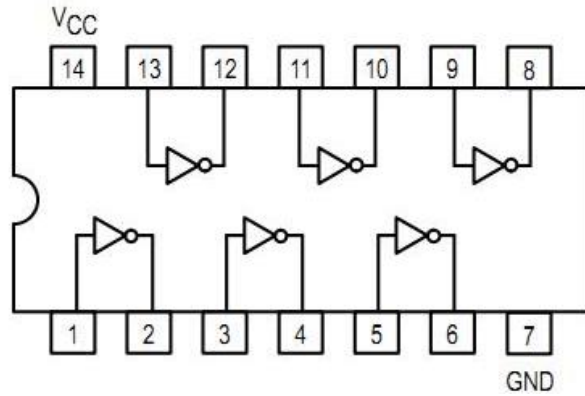
HD74LS86AP



HD74LS08P



HD74LS32P



HD74LS04P

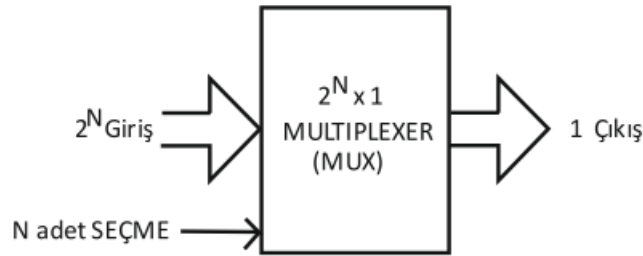
10 DENEY-10: KOMBİNASYONAL LOJİK DEVRELER

Deneyin Amacı: lojik elemanları yardımı ile kombinasyonel lojik devrelerden MULTIPLEXER devrelerinin kurulması ve incelenmesi.

ÖN BİLGİLER

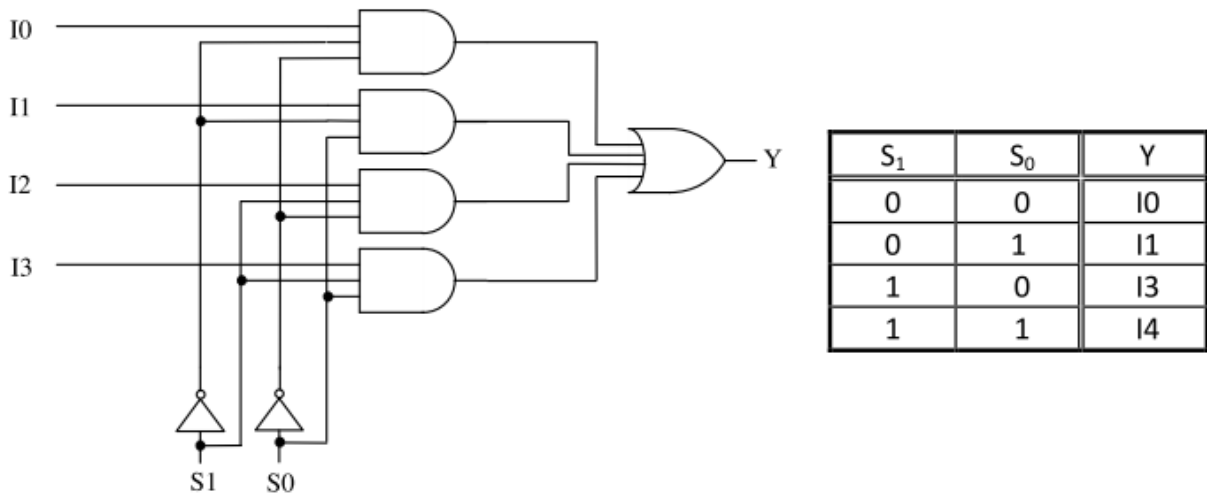
MULTIPLEXER (ÇOĞULLAYICI)

Çoğullama (Multiplexing) işlemi, birden fazla bilgi biriminin daha az kanal ya da hattan iletilmesi anlamına gelir. Bir dijital çoğullayıcı (multiplexer) giriş hatlarına uygulanan binary bilgilerden sadece bir tanesini seçerek tek bir çıkışa veren kombinasyonel bir devredir. Girişteki hatlardan herhangi birinin seçilme işlemi ise seçme hatları (select line) yardımı ile kontrol edilir. Şekil 10.1'de görüldüğü gibi bir multiplexer 2^N girişe, N seçme (select) ucuna ve bir çıkış ucuna sahiptir. Bir multiplexer devresi N girişe ve 1 çıkışa sahip olduğundan Nx1 multiplexer olarak adlandırılır. Genel olarak 2x1, 4x1, 8x1, 16x1 multiplexer devreleri oluşturulabilir.

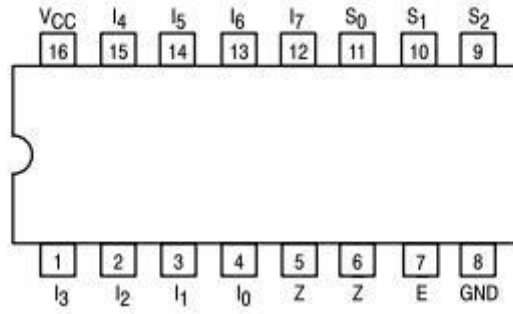


Şekil 10.1 Multiplexer devresinin genel gösterilişi

Şekil 10.2'de 4x1 multiplexer devresi görülmektedir. Şekilden de görüldüğü gibi 4 binary bilgi girişi ve bu girişlerden istenilen birini seçmek için 2 seçme (select) hattı mevcuttur. Seçme ucuna uygulanacak seçme bilgisine göre istenilen bilgi seçilmiş ve çıkışa aktarılmış olur. Multiplexer devre ayrıca bilgi seçici (data selector) olarak da adlandırılır. Şekil 10.2'deki devrede 1 bitten oluşan 4 farklı digital bilgiden sadece bir tanesi seçilmektedir.



Şekil 10.2 Multiplexer ve doğruluk tablosu



Şekil 10.3 HD74LS151P 8x1 çoğullayıcı iç yapısı.

10.1 Çoğullayıcı devresi:

- Şekil 10.3'deki entegrenin iç yapısından faydalanarak devreyi kurunuz.
- Aşağıdaki doğruluk tablosundaki S2, S1 ve S0 seçici uçlarına göre hangi girişin çıkışta görüldüğünü tabloya kaydediniz.

S2	S1	S0	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	